

特開平5-35421

29902000010



(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平5-35421

(43)公開日 平成5年(1993)2月12日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 F 3/12	B	8323-5B		
B 4 1 J 5/30	Z	8907-2C		
29/38	B	8804-2C		

審査請求 未請求 請求項の数 5 (全 32 頁)

(21)出願番号 特願平3-190340

(22)出願日 平成3年(1991)7月30日

(71)出願人 000001007

キャノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 福長 耕司

東京都大田区下丸子3丁目30番2号キャノン株式会社内

(72)発明者 内藤 久嗣

東京都大田区下丸子3丁目30番2号キャノン株式会社内

(72)発明者 高橋 勉

東京都大田区下丸子3丁目30番2号キャノン株式会社内

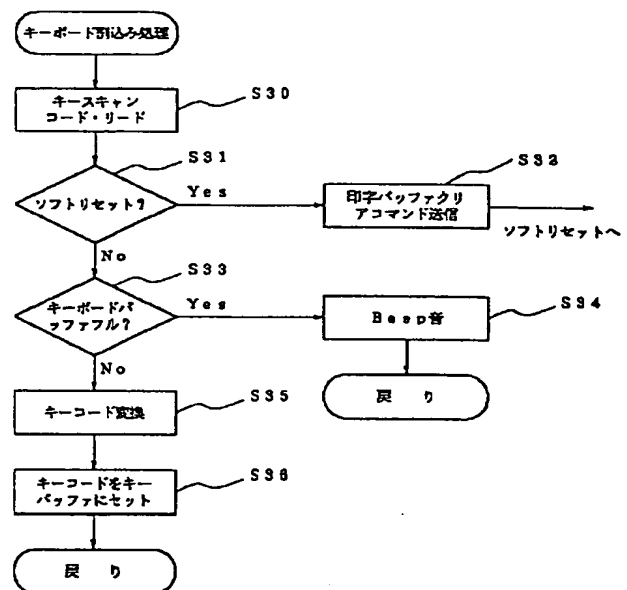
(74)代理人 弁理士 丸島 儀一

最終頁に続く

(54)【発明の名称】 情報処理方法及び装置

(57)【要約】

ホスト側におけるソフトリセット指示に応じて、送信されるバッファクリアコマンドを受信し、プリンタ側においてバッファのクリアを行う情報処理方法及び装置。



【特許請求の範囲】

【請求項 1】 ホスト側におけるソフトリセット指示に応じて、送信されるバッファクリアコマンドを受信し、プリンタ側においてバッファのクリアを行うことを特徴とする情報処理方法。

【請求項 2】 ホスト側におけるソフトリセット指示に応じてプリンタ側に送信されるバッファクリアコマンドを受信する受信手段と、前記受信手段によって受信される前記バッファクリアコマンドに基づいて、バッファをクリアするクリア手段とを有したことを特徴とする情報処理装置。

【請求項 3】 前記情報処理装置はホスト部とプリンタ部を有し、それらはパラレルインタフェースを介して接続されていることを特徴とする情報処理装置。

【請求項 4】 前記プリンタは熱エネルギーの作用により体積変化を生起させ、吐出口からインクを吐出させることを特徴とする請求項 1 記載の情報処理装置。

【請求項 5】 前記プリンタは熱エネルギーの作用により体積変化を生起させ、吐出口からインクを吐出させることを特徴とする請求項 2 記載の情報処理装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はソフトリセット機能を有する情報処理方法及び装置に関するものである。

【0002】

【従来の技術】 従来、情報処理は起動時、あるいは使用中でハードのリセットまたはソフトリセット命令を受けた時にソフトリセット処理を実行するように構成されている。

【0003】

【発明が解決しようとしている課題】 しかしながら、上記従来例では周辺機器として例えばプリンタが接続されている場合、あるいは情報処理装置にプリンタが内蔵されている場合において、ホスト側がソフトリセットされても、周辺機器に対しては何も実行されないため次の様な欠点があった。

【0004】 (1) プリンタがホスト側からの命令により印字中などの場合に、ホスト側でソフトリセットがかかった時は当然プリンタ側の印字は即時中断すべきであるのに、少なくともプリンタ側のバッファに残されているホスト側からのデータの印字は実行されてしまうので紙やインクの無駄及び時間の無駄が発生してしまう。

【0005】 (2) プリンタ側のバッファに印字されていないデータが残ったまま、ホスト側のソフトリセットがかかった場合、データが残ったままとなり、次にホスト側から新たにデータが送られてきた時に残っているデータは不必要な印字を行ったり、あるいは不必要な動作をプリンタにさせてしまうことになる。

【0006】

【課題を解決するための手段（及び作用）】 本発明によ

れば、ホスト側のソフトリセットの指示に応じて、プリンタへのバッファクリアコマンドを送信し、プリンタ側のバッファをクリアすることによりホスト側のソフトリセット時にプリンタのバッファをクリアするようにしたものである。

【0007】

【実施例】 以下、添付図面を参照して本発明の好適な実施例を詳細に説明する。尚、本発明でいう国指定は、言語別、地域別等、文書処理に係るある条件で特定される複数のグループの中から所望のグループを指定することをいう。尚、グループはイギリスという指定でイギリス、米国等の複数を含める場合もあれば、日本という国を指定して、その国 1 つを指定する場合もあるが、ほぼ使用言語に対応しているものである。

【0008】 図 1 は本発明の情報処理装置としてのパーソナルコンピュータ（以下パソコンと略す）を示す斜視図である。パソコン 1 は、装置本体 101、キーボード 102、表示部 103 を備える上カバー 104、およびプリンタ 2 等の各部によって構成される。上カバー 104 は、装置本体 101 に対して、その後縁の両端に設けられたヒンジ 104a を介して回転可能に取り付けられている。これにより本装置の使用時には、上カバー 104 は、その回転によって表示部 103 が視易くなる位置まで開けられ、また、不使用時は閉じられてカバーとして機能することができる。表示部 103 の表示素子としては、表示部を薄く構成できることから液晶表示素子が用いられる。

【0009】 インクジェット方式の記録ヘッドを用いたプリンタユニット 2 はキーボード 102 の前方に配置され、装置本体 101 内に収納されている。また、プリンタユニット 2 は操作者が開閉可能な開口部（不図示）をもち、記録ヘッドの交換が可能になっている。

【0010】 記録紙 3 はキーボード 102 の下部に設けられた給紙口 101a から挿入され、装置本体 101 内を貫通する搬送路内を搬送されて装置後方の排紙口（不図示）から排出される。キーボード 102 は装置本体 101 の両側に設けられたヒンジ 102a を介して回転可能に取り付けられている。これにより、封筒、ハガキ等の比較的長さの短い記録紙を使用する場合もキーボード 102 を上部に開き、記録紙 3 を搬送路内の奥に挿入することができる。このように、キーボード 102 の下部に記録紙 3 の搬送路が設けられているため、記録紙をセットした状態でもキーボード 102 および表示部 103 を用いた種々の操作が可能である。

【0011】 [Host-Printer の概略ブロック図] 図 2 に、ホストコンピュータとプリンタの概略ブロック図を示す。

【0012】 まずホストコンピュータにおいては、主制御をつかさどっているのが中央処理装置（CPU）であり、その基本的な制御を指示するのが BIOS ROM

(Basic Input Output System ROM)である。フロッピーディスク(FDD)やハードディスク(HDD)からフロッピーディスクコントローラ(FDC)やハードディスクコントローラ(HDC)を経由してアプリケーションプログラムを読み出し、システムメモリ(RAM)を利用してプログラムの実行を行なう。この時、画面の表示方法としてはVGA(Video Graphic Adapter)コントローラ(VGAC)を使って液晶(LCD)にキャラクタ等の表示を行ない、キーボード(KB)からのキー入力にはキーボードコントローラ(KBC)を経由して行なわれる。ここで、数値演算プロセッサ(FPU)はCPUに対して演算処理のサポートを行なうものである。又、リアルタイムクロック(RTC)は現時点の経過時間を示すものでシステム全体の電源が切られた状態においても、専用バッテリーにより動作は行なわれる。DMAコントローラ(DMAC)は、メモリ～メモリ間、メモリ～I/O間、I/O～I/O間において高速にデータの転送を行なう為に、CPUの介在なしでデータ転送を行なう。割り込みコントローラ(IROC)は各I/Oからの割り込みを受け付け、優先順位に従って処理を行なう。タイマ(TIMER)は、数チャンネルのフリーランニングタイマを持ち、種々の時間管理を行なう。その他に外部につながる、シリアルインターフェイス(SIO)、拡張ポート(PORT)や、ユーザに動作状況を伝えるLEDがある。プリンタは、ホストコンピュータに対してパラレルインターフェイスでつながる形になり、I/Oポートのレジスタレベルでデータ送受信を行ない、接続のイメージとしては外部プリンタとやり取りした時と同等となる。

【0013】[Printerのブロック図]図3に、プリンタ装置のブロック図を示す。

【0014】プリンタ装置は、プリンタ制御用のCPU#2、プリンタ制御プログラムやプリンタエミュレーションプログラムや印字フォントを備えたROM#2、印字の為の展開データやホストからの受信データを蓄えておくRAM#2、プリンタの印字ヘッドやモータを駆動するプリンタドライバ、メモリのアクセス制御やホストとのデータのやり取りやプリンタドライバへの制御信号送出を行なうコントローラで構成される。

【0015】[プリンタドライバの構成図]図4に、記録ヘッドおよびヘッドドライバの構成を示す。

【0016】ここで、本例では吐出ユニットは64個の吐出口を有するものとし、#1～#64は吐出ユニットに設けられた吐出口の位置に対応した番号を示すものとする。R1～R64はそれぞれ#1～#64の吐出口に対応して設けられた吐出エネルギー発生素子としての発熱抵抗体である。発熱抵抗体R1～R64は8個を単位としたブロックに分割され、各ブロックに共通にコモン側ドライバ回路のスイッチング用トランジスタQ1～Q8

が接続される。トランジスタQ1～Q8は、それぞれ制御信号COM1～COM8のオン/オフに応じ通電経路をオン/オフする。なお、各発熱抵抗体R1～R64への通電経路に配置されたD1～D64は逆流防止用のダイオードである。

【0017】各ブロック間に対応する位置にある発熱抵抗体に対しては、セグメント側ドライバ回路のオン/オフ用トランジスタQ9～Q16が接続される。トランジスタQ1～Q16はそれぞれ制御信号SEG1～SEG8のオン/オフに応じて発熱抵抗体に対する通電経路をオン/オフする。

【0018】図5は、斯かる構成によるヘッド駆動のタイミングチャートを示す。ヘッド走査方向上のある位置において、コモン側制御信号COM8～COM1が順次オンされる。そのオンにより1つのブロックが選択されて通電可能な状態になるので、選択されたブロック内において記録による画像に応じてセグメント側制御信号SEG8～SEG1をそれぞれオンまたはオフすることにより、発熱抵抗体に選択的に通電が成され、発熱に応じてインクが吐出されてドット記録が行なわれる。

【0019】図6はキャリッジモータおよびモータドライバの構成図である。

【0020】図7はその駆動タイミングを示す。

【0021】図6、図7を参照して説明すると、キャリッジモータとしてコイルΦ1～Φ4を有するステッピングモータを用い、駆動信号CM1～CM4により各コイルに接続されたスイッチ用トランジスタTR1～TR4を適切にオン/オフすることにより、図7に示す様に2相励磁方式にて駆動する。

【0022】フィードモータについても同様な構成で、駆動信号FM1～FM4により駆動される。

【0023】[プリンタコントローラの構成]図8に図3に示したプリンタコントローラの構成図を示す。

【0024】コントローラの機能ブロックとしては、ホストとのコマンドレベルでのデータのやり取りを行なうI/Oデータレジスタ、そしてそのレジスタから受信データをRAM#2に直接書き込む受信バッファコントローラ、RAM#2内に設けられる印字バッファから印字データを読み出しヘッドドライバへ対してCOM1～COM8/SEG1～SEG8の制御信号の送出を行なう印字バッファコントローラ、更にRAM#2に対して3方向つまり、CPU#2、受信バッファコントローラ、印字バッファコントローラからのメモリアクセスを制御するメモリコントローラ、以上4つのブロックで構成されている。

【0025】図9はプリンタのI/Oデータレジスタ(図8に示す)のマップを示す。

【0026】この中でモータコントロールポートは、レジスタの値を直接書き換えることによりポートを制御し各モータを駆動するものである(CM1～CM4、FM

1~FM4)。

【0027】印字バッファエリアは、印字に必要なデータ領域を設定するもので、開始アドレス(PB START)と終了アドレス(PB END)を設定することにより、その範囲内で印字バッファコントローラによって開始アドレスから順番に印字データを読み出し、終了アドレスに至るまでRAM#2から印字データを読み出し、ヘッドドライバに制御信号を送出する。この時、印字データアドレスポインタ(PB POINT)は現在データ送出中のデータアドレスを示している。

【0028】受信データバッファエリアも同様に、受信に必要なデータ領域を設定するもので、開始アドレス(IB START)と終了アドレス(IB END)を設定することにより、その範囲内で受信バッファコントローラによって開始アドレスから順番に受信データを書き込み、終了アドレスに至るまでRAM#2へ受信データを書き込む。この時、受信データアドレスポインタ(IB POINT)は現在データ受信済になっているデータアドレスを示している。

【0029】図10では上記動作におけるRAM#2上での印字バッファ(PB)と受信バッファ(IB)のアドレス領域をおのおの示している。各アドレスは、図9に示す様に、プリンタI/Oレジスタにおいて、指示されている。インターフェイス領域は、ホストコンピュータとプリンタ間での共通のI/O領域である。

【0030】インターフェイス領域の部分は、ホストコンピュータとのデータのやり取りを行なう領域であり、ホストコンピュータにおいてはパラレルインターフェイスのポートに相当する。

【0031】インターフェイス領域については、図11においてホストコンピュータとプリンタのインターフェイス領域における相関関係を示した図で説明する。

【0032】ホスト側におけるI/Fデータ、I/Fステータス、I/Fコントロールのレジスタが、プリンタ側のI/Fデータ、I/Fステータス、I/Fコントロールのレジスタと同一のアドレスを示すように、ホスト側から見た(n, n+1, n+2)のアドレスが、プリンタ側から見た(m, m+1, m+2)のアドレスと対応が取れる様にアドレスマップが設定されている。

【0033】すなわち、この部分のアドレスは双方向で読み書きできるレジスタになっている。

【0034】尚、ホストコンピュータ側にも図14に示す様に、周辺機器を制御するためのI/Oレジスタを備えていて、ホストコンピュータ内でのI/O制御に使われている。すなわち図2で示した各ブロックのI/O領域をもっていて、その中のインターフェイスの制御領域についてのみが、プリンタ側のI/Oレジスタのインターフェイス領域と共通になっているという構成になっている。

【0035】図12は、本発明が実施もしくは適用され

たインクジェット記録方式を用いたプリンタユニット

(図2)の内部構成を説明するための斜視図である。図12において、5001はインクタンクであり、5012はそれに結合された記録ヘッドである。5001のインクタンクと5012の記録ヘッドで一体型の交換可能なカートリッジを形成するものである。5014は、そのカートリッジをプリンタ本体に取り付けるためのキャリッジであり、5003はそのキャリッジを副走査方向に走査するためのガイドである。

【0036】5000は、記録紙3を主走査方向に走査させるためのプラテンローラである。5024は、プラテンローラを回転させるための紙送りモータである。なお、キャリッジ5014には、記録ヘッド5012に対して駆動のための信号パルス電流やヘッド温調用電流を流すためのフレキシブルケーブル(図示せず)が、プリンタをコントロールするための電気回路を具備したプリント板(図示せず)に接続されている。

【0037】さらに、上記構成のプリンタユニット2を詳細に説明する。駆動モータ5013の正逆回転に連動して駆動力伝達ギア5011、5009を介して回転するリードスクリュー5005の螺旋溝5004に対して係合するキャリッジ5014はピン(不図示)を有し、矢印a, b方向に往復移動される。5002は紙押え板であり、キャリッジ移動方向にわたって紙をプラテン5000に対して押圧する。5007、5008はフォトカプラでキャリッジ5014のレバー5006のこの域での存在を確認してモータ5013の回転方向切換等を行うためのホームポジション検知手段である。5016は記録ヘッドの前面をキャップするキャップ部材5022を支持する部材で、5015はこのキャップ内を吸引する吸引手段であり、キャップ内開口5023を介して記録ヘッド5012の吸引回復を行う。

【0038】5017は、クリーニングブレードで、5019はこのブレード5017を前後方向に移動可能にする部材であり、本体支持板5018にこれらは支持されている。ブレードは、この形態でなく周知のクリーニングブレードが本例に適用できることはいうまでもない。また、5021は、吸引回復の吸引を開始するためのレバーで、キャリッジ5014と係合するカム5020の移動に伴って移動し、駆動モータからの駆動力がクラッチ切換等の公知の伝達手段で移動制御される。

【0039】すなわち、駆動モータ5013をキャリッジ5014のホームポジションから逆回転することにより、動力伝達ギア5011を5010に切り替え(不図示)、駆動モータ5013からの駆動力がカム5020を介してレバー5021に伝わり、記録ヘッド5012のキャッピングおよびクリーニング、吸引回復が行なえるように構成されている。

【0040】図13は図2のホスト側のRAM上のメモリーマップの詳細な配置を示す。RAMは標準領域とし

てアドレス0000h~A0000h、拡張領域として100000h~FE0000hとがあり、それぞれ640KB、15MBの大きさをもつ領域となる。RAMはこれらの領域に配置されるようにメモリマッピングされる。

【0041】RAMの標準領域の先頭部分00000h~000400hには、割り込み用のベクタを保存するエリアがあり、この中に割り込みに対する各処理のエントリアドレスが保存される。

【0042】図13のビデオRAM領域、及びビデオBIOS ROM領域は、図2のVGACの中に配置され、ビデオBIOS ROM領域内にはビデオ制御のためのプログラムが保持され、ビデオRAM領域には、ビデオ表示データが保持される。

【0043】C8000h~E0000hまでの領域は、拡張ROM領域となり、拡張ボード等により使用されるROM領域となる。

【0044】F0000h~10000hまでの領域は、ROM BIOSに配置され、各種I/Oの処理を行うBIOSプログラムを保持している。

【0045】図14に各I/Oのアドレスマップを示す。各々のハードウェアに設定されたアドレスポートへのデータのリード、ライトにより各々のハードウェアとのデータのやりとりが行われる。一例としてキーボードについて説明すると、キーボードコントローラとのデータのやりとりは60h~64hのアドレスに配置されたポートを介して行い、このうちのデータ受取りポートを読み出すことにより、キーボードからのデータを受け取ることができる。

【0046】他のアドレスについても、同様に扱うことができる。

【0047】ここでパラレルセントロニクス1~3で示されるのがインターフェイス領域を示していて、前記、図11に示した様に、プリンタのインターフェイス領域と共通のI/O空間になっている。

【0048】図15、16は、図13の割り込みベクタの内容を詳細に示した図で、0h~Fhまでがハードウェア割り込み、10h以降をソフトウェアに割り込みに割り当てている。

【0049】各割り込みに対して各エントリに登録されたアドレスのプログラムが実行される。各エントリには、ROM BIOSのプログラム、あるいはRAM内にあるプログラムへのアドレスがセットされ、ハードウェア割り込み時、及びソフトウェア割り込み時に各処理が実行され、それぞれの処理が行われる。

【0050】以下、本体側電源投入後の各処理について説明する。

【0051】図17に電源投入時のフローチャートで、まずステップS1に進む。キーボードによるソフトリセット処理も電源投入時と同様に、ステップS1へ入って

来る。ステップS1でPOST処理が行なわれ、POST処理はpower on self testで、各ハードウェアのテスト及び初期化を実行する。次にステップS2へ進みシステムプログラム起動のための、ブートプログラムのロードが行なわれる。ブートプログラムはFD（フロッピーディスク）あるいはHD（ハードディスク）などに保存され、例えば、トラック0、セクタ0に配置される。トラック0、セクタ0をメモリ内に読み込むことでブートプログラムのロードが行なわれる。ステップS1からステップS2まではROM BIOS内に存在する。次にステップS3へ進み、ロードされたブートプログラムが実行される。ブートプログラムは、FD、あるいはHDからOSプログラムをロードするためのプログラムをロードするプログラムで、次にステップS4へ進み、OSロードプログラムをロードする。次にステップS5へ進み、OSロードプログラムを実行する。OSロードプログラムは、OSをメモリ内にロードするためのプログラムで、まずステップS6でI/Oドライバをロードする。I/Oドライバというのは、I/Oを制御するためのプログラムで、I/OドライバによりOSは、各種I/Oとのデータのやりとりを行なう。次にステップS7へ進み、I/Oのテストと初期化を行なう。次にステップS8へ進みOSをメモリへロードする。ここまでのステップでOSが実行される準備がととのい次にステップS9へ進んで、OSが実行に移される。OSは、キーボードからの入力を処理し、各種メッセージを表示器に表示し、操作者とのやりとりを行なう。OSは操作者の各種コマンドの入力に従って各種コマンド処理の実行を行なう。

【0052】図18は、図17のS1のPOSTを詳細に説明するフローチャートで、CPU（図2のFPU数値演算プロセッサ）のテストを行なう（ステップS10）。次にROMのテストを行なう（ステップS11）。次に電源、バッテリーのチェックを行なう（ステップS12）。次にLCD、LCDアダプタのテストと初期化を行なうLCDアダプタには、RAM、ROMを含みそれらのチェックも行なう（ステップS13）。次に割り込みコントローラのテストと初期化を行なう（ステップS14）。次にタイマのテストを行なう（ステップS15）。次にDMAコントローラのテストを行なう（ステップS16）。次にキーボード、キーボードコントローラのテストを行なう（ステップS17）。次にシリアルパラレルポートのテスト、初期化を行なう（ステップS18）。次にソフトリセットかどうかをチェックする（ステップS19）。ソフトリセットならば、ステップS20のRAMのテストと初期化処理をスキップしステップS21へ進む。ソフトリセットでない場合ステップS20へ進みRAMのテストと初期化を行なう。次にFDのテストを行なう（ステップS21）。次にHDのテストを行なう（ステップS22）。次にリアルタイ

ムクロックのテストを行なう(ステップS23)。次にプリンタのテストを行なう。プリンタのテストは各種プリンタポートのチェックとプリンタ接続のチェックを行なう(ステップS24)。次にLEDのテストを行なう(ステップS25)。次に戻りとなる。以上の処理により図17のS1で示すPOST処理が行なわれ、各装置にエラー等があった場合、それらを知らしめる。

【0053】次に、キーボード割り込み処理とキーコード取得処理について説明する。キーボード割り込み処理は、キーボードのキー押下に従ってキーボードコントローラから割り込みが発生し割り込みコントローラにより処理され、キーボード割り込み処理が実行される。キーコード取得処理は、キーボード割り込みにより保存されたキーコードをキーバッファから取り出し、キーコードは必要とする処理に戻される。尚、キーバッファは、図13のB10Sコモンエリア内に設けられている。キーボード割り込み処理は、図15に示すハードウェア割り込みのエントリ09hなどに割り当てられ、またキーコード取得処理は、図15に示すソフトウェア割り込みのエントリ16hなどに割り当てられる。それぞれキーボードから割り込み、ソフトウェア割り込みの呼び出しにより実行に移される。

【0054】図19は、キーボード割り込みが発生した場合の処理に関するフローチャートを示す。同図において、まずキーボード割り込みが発生すると、S30において、キースキャンコードをI/Oのキーボードに割り当てられたポートから読みとる。読みとったコードはS31においてソフトリセットに相当するコードであるかどうか判断され、YesであればS32で印字バッファクリアコマンド送信を実行し、実行後実際のソフトリセット動作を開始する。読みとったコードがソフトリセットでない場合、S33においてキーボードバッファが一杯かどうか確認する。一杯であれば、S34によって警告のためBeep音を発生し、処理を終了する。一杯でなければ、S35によってキースキャンコードを文字コードに対応したキーコードに変換し、さらに変換されたキーコードをS36によってキーバッファにセットして処理を終了する。

【0055】図20はキーコード取得処理に関するフローチャートを示す。

【0056】同図において、キーコード取得が開始されると、まずS40においてキーボードバッファにキーコードがあるかどうかチェックされる。なければS40をくり返し、キーコードがキーボードバッファに入れられるのを待つ。キーコードが存在した場合、S41においてキーコードの変換が必要かどうかチェックされ、必要な場合、S42によってキーコードの変換が行われる(キーコードの変換は、主として国別にキーボードが異なる場合などに発生する。)

【0057】キーコードの変換が必要でない時、また必

要でS42において変換が行われたあと、S43によってキーコードがキーボードバッファにセットされ、処理を終了する。

【0058】以上説明した様に、キーボード割り込み処理内でソフトリセット実行時にプリンタにバッファクリアコマンド送信され、プリンタのバッファクリア処理が行なわれる。

【0059】次に、国切替えコマンドが実行される場合について説明する。OSは操作者からの国切替えコマンドの指定に従って、以下の国切替え処理を実行する。

【0060】図21はホストにおける、キーから入力されるコマンド解析処理のフローを示す図である。

【0061】コマンド解析処理が実行されると、S50においてオペレーターによるキーボードなどからのコマンド入力を受け取り、S51において受け取ったコマンドが国切替えコマンドであるかどうかチェックする。YesであればS52において国切替え印字コマンド送信処理を実行し、再びコマンド入力を待つ。

【0062】Noであれば、S53において他のコマンドであるかチェックし、Yesであれば、S54において対応する処理が実行され再びコマンド入力を待つ。

【0063】S53～S54は必要なコマンドの数だけ類似の処理が拡張されているがここでは詳述しない。

【0064】図22は図21のS52のホスト側における、国切替え印字コマンド送信処理のフローを示す図である。

【0065】国切替え印字コマンド送信処理が実行されると、S60において、送られてきたコマンドに従ってホスト側の現在の国別モード設定を所望された国別モード設定へと変更する。その情報は、図2のRAMに格納されている。変更が終了すると、S61において、周辺機器に対して同様の国切替えを行う為に国切替え印字コマンドを送信して処理が終了する。

【0066】図23は図22のS61の国切替え印字コマンド送信処理のフローを示す図である。

【0067】国切替え印字コマンド送信処理が実行されると、S70において図2の本体(ホスト)側のRAMに格納された国情報に基づいて変更された国モードを調べ、プリンタ側に送信すべく、対応する国No.を決定する。

【0068】S71において、決定された国No.に応じた国にプリンタを切替えるため、国切替え印字コマンドを送信して処理を終了する。

【0069】図24は図22のS61の国切替え印字コマンド送信処理をエミュレーションで行う場合のフローを示す図である。

【0070】国切替え印字コマンド送信処理が実行されると、S80において本体(ホスト)側の図2のRAMに保存された変更された国情報を調べ、それに対応するエミュレーションNo.を決定する。そのエミュレーション

ンNo. は、国情報に対応して、テーブル形式で図2のRAMに格納されている。

【0071】S81において、決定されたエミュレーションにプリンタを切替えるためにエミュレーション切替え印字コマンドをプリンタ側へ送信し、処理を終了する。

【0072】以上により、国切替コマンドの発行により、ホストの国別モード切替えと、同時にプリンタ側の国切替えあるいは、プリンタ側のエミュレーション切替えを行うことができる。プリンタ側の制御は、後述の図36で説明する。

【0073】次にプリンタ側について説明する。

【0074】図25は図3に示したRAM#2で表わされ、バッファ、フラグ等を含むリード/ライトメモリの詳細を示した図である。図中、受信バッファは本体からプリンタへ転送された印字コマンド、印字データを受信するためのバッファで、プリンタの入力ポートに入力したデータが保持される。これは図10において説明した。印字データエリアは、印字に必要なフラグ、レジスタを含んだデータエリアで、印字はこのエリアに保持された値、例えばマージン情報等を用いて行なわれる。エミュレーションデータエリアはエミュレーションに必要なフラグ、レジスタ、エミュレーション情報を含んだデータエリアで、エミュレーション処理は、このエリアに保持された値を用いてエミュレーションを行なう。さらにこのエミュレーションデータエリアの内容を図26に詳細に示す。ワークバッファは印字、エミュレーションで一時的に使用されるワークエリアで、データの加工、変更等の仕事に利用される。印字バッファ1~3は印字するためのデータを保持するエリアで、エミュレーションで作成された印字イメージデータが蓄えられ、この印字バッファに保持されたデータが印字部に転送され印字が実行される。印字にバッファ1~3は1つが1度の印字に必要なサイズのデータが保存出来、本実施例においては、1~3の3つのバッファを有する。印字バッファが複数用意されているのは、1つの印字バッファが実際に印字されている間に他のバッファに印字イメージを展開出来る様にするためで、印字バッファへのデータ展開と印字とが平行して行なうことが出来る。ダウンロードフォントバッファはプリンタ内に持つフォントデータ以外のフォントを印字する際に本体からのフォントデータの転送により、これらの印字を行なうための、フォントバッファエリアで、このダウンロードフォントにフォントが転送されると、このエリアに保持されたフォントで印字が行なわれる。

【0075】図26はエミュレーションデータエリアの詳細を示した図で、エミュレーションフラグEMFLAGはエミュレーションの番号を保持している。EMFLAGは2つのビットB0、B1を用いてエミュレーションの対応NOを示す。B0、B1は0~3までの値を持

つことが出来、0がエミュレーション1、1がエミュレーション2、2がエミュレーション3を示す。本実施例においてはエミュレーション1~3までに対応しており、各エミュレーションはこのエミュレーションフラグEMFLAGに登録された値に対応している。EMFLAGはエミュレーションの切替えコマンドの実行に際して指定されたエミュレーションNo. のセットが行なわれる。国フラグCNTFLAGは、国番号を保持するバッファで、B0~B3の4ビットで国のNo. が保持されている。B0~B3で0~15までの値をとることが出来、この値で国のNo. を表わすことができる。本実施例においては日本、USAの2カ国に対してはため、値が0ならばUSA、1であれば日本となる。他の国々についても個別の値を持つことが可能となる。国設定コマンドに従って国フラグに国No. が設定される。エミュレーション情報1~3は各エミュレーションが保持するエミュレーション情報を保持するエリアで、B0~B23の24ビットで表わされるエリアとなる。B0~B23の各ビットはそれぞれのエミュレーションにおいて必要となる情報、例えば、文字品位やページ長の指定に使用する。その他、各エミュレーションに用いられる初期値となる値を保持し、これらの情報は各情報の設定、変更コマンドにより設定、変更が可能で、現実行中のエミュレーションに対応した情報の書換えが行なわれる。本実施例では各ビットの内容については説明は省略するが、必要なエミュレーション情報を持てる。エミュレーション情報1~3はそれぞれ同様の形式を持つが、ビットの内容に対する設定は各エミュレーションで特定することが出来る。

【0076】図27にエミュレーション情報の具体例を示す。この例ではB0~B2ビットを用いて各ビットに文字品位、縮小文字、文字コードの機能を持たせ、各ビットが0、1によりそれぞれのエミュレーションでの各機能の設定を表わしている。各エミュレーションでは同様の形式にすることも、別々の形式にすることも可能である。複数のビットを用いていくつかの値を持つ様な分類を行なうことも出来る。

【0077】以上、エミュレーションデータエリアに保持された値に従って各エミュレーションが実行される。

【0078】図28は、エミュレーション実行のためテーブルを示した図で、図3中のROM#2（プリンタ側）内に保持される。エミュレーション選択テーブルは各エミュレーションコントロールテーブルを指すポイントを含んでおり、各1~3のテーブルに対応している。エミュレーションコントロールテーブル1~3はエミュレーション1~3の各エミュレーションの管理テーブルでそれぞれのエミュレーションに対応している。エミュレーション初期情報1~3はそれぞれのエミュレーション情報の初期値を保持するテーブルで各エミュレーションに対応して初期値を持つ。この初期値は、コマンド指

定時及び情報未設定時の初期値として用いられ、図26のエミュレーション情報1~3のエリアへセットされるための値である。エミュレーションプログラム1~3は各エミュレーションのプログラムを保持しており、各エミュレーション実行に際してエミュレーションプログラム1~3のいずれかのエミュレーションが実行される。

【0079】図29は図28に示したテーブル類の構成を示した図で、→はポインタを示し、そのアドレスを保持する。エミュレーション選択テーブルはa~cのエミュレーションコントロールテーブルへのポインタを有する。エミュレーションコントロールテーブルはエミュレーションID、EMIDを有し、これは各エミュレーションに対応するエミュレーションの識別子で、各エミュレーションに対して個別の値を持つ。エミュレーション名はエミュレーションの名前を示す文字列で、エミュレーションの名前を知りたい場合に利用することが出来る。初期情報ポインタはエミュレーション初期情報の初期値を含んだテーブルを指すポインタで、各エミュレーションで各初期情報のテーブルを指す。情報ポインタは各エミュレーション情報図26のエミュレーション情報を指すポインタで、現在のエミュレーション情報を指し、このポインタの先に在るデータをもとにエミュレーションを実行する。プログラムポインタは、エミュレーションプログラムを指すポインタで、各エミュレーションが実行するプログラムを示す。このポインタを各エミュレーションの切替え時に、各プログラムのアドレスとして用いる。

【0080】図30に図3のROM#2内の図29のエミュレーション初期情報に設定された初期値を示した図で、この図は、図26のエミュレーション情報に対応しており、この実施例の場合の初期値とを示している。このエミュレーションの場合、高品位、普通、カタカナの設定が初期値となり、このテーブルの内容がエミュレーション情報の初期値となる。

【0081】以上、エミュレーション実行テーブルを用いて実際のエミュレーションの切替え管理が行なわれる。

【0082】図31はプリンタユニット3の初期化制御を示すフローチャートである。初期化には3つの項目があり、まず始めにキャリッジ5014の初期化を行なう(S101)。キャリッジ初期化とは、キャリッジ5014を移動させ、フォトカブラ5007、5008でキャリッジ5014の存在を確認してキャリッジ5014をホームポジションに位置づけることである。詳細を図32に示す。

【0083】次にキャッピングを行なう(S102)。キャッピングとはキャップ部材5022で記録ヘッド5012の前面をキャップする動作であり、記録ヘッド5012の乾燥を防止する役目を果たす。記録ヘッド5012は印字している間を除き、キャップ部材5022で

キャップされていなければならない。キャッピング動作の詳細を図33に示す。

【0084】最後に紙送り初期化を行なう(S103)。紙送り初期化とは、紙送りモータ5024の初期化であり、印字行位置を確定するために行なう。本実施例では詳述しない。

【0085】図32はキャリッジ初期化の詳細フローである。これは図3のCPU#2による制御である。キャリッジ5014に付属するレバー5006がフォトカブラ5007、5008(HPセンサ)を横切っている(HPセンサOn)ことによってキャリッジ5014がホームポジション側領域にあるかが検出でき、HPセンサがoffからOnになった位置がキャリアのホームポジション(HP)となる。

【0086】まず、S201でキャリッジ5014が既にホームポジション側領域にあるかを判定する。すでにホームポジション側領域にあればS202に進み、駆動モータ5013を順方向に45パルス回転(キャリッジ5014を右方向に45パルス分移動)させ、キャリッジ5014をホームポジション側領域外に移動させる。S201でHPセンサがOnでなければS203、S204に進み、駆動モータ5013を逆方向に1パルスずつ回転(キャリッジ5014を左方向に1パルス分ずつ移動)させ、キャリッジ5014がホームポジション側領域になるまで移動させる。S205、S206では再度、HPセンサがoffになるまでキャリッジ5014を右方向に1パルス分ずつ移動させ、S207でさらに右方向に20パルス分移動させる。そしてS208、S209でキャリッジ5014を左方向に1パルス分ずつ移動させ、HPセンサがoffからonになったところでキャリッジ5014の移動を止め初期化を終了する。

【0087】図33はキャッピングの詳細フローである。駆動モータ5013をキャリッジ5014のホームポジションから逆方向に回転させることによって動力伝達ギアを切り替え、カム5020を介してレバー5021を移動させる。レバー5021をキャッピング位置に移動させるためにキャッピングフローとして以下の3つの制御(S301~S303)が必要となる。まずキャリッジ5014がホームポジションにあると駆動モータ5013を逆方向に34ステップ回転させ、駆動伝達ギア5010、5011を切り替える(S301)。次にさらに逆方向に11ステップ回転し、キャップ部材5022を記録ヘッド5012から一度遠ざけ(S302)、さらに逆方向に45ステップ回転してキャップ部材5022を記録ヘッド5012の表面に押しあてて、キャッピングを完了する(S303)。

【0088】次に、プリンタ側のエミュレーション処理について説明を行なう。プリンタは、3つのエミュレーション処理を持ち、各プログラムを切替えることが出来

る。

【0089】図34は、本実施例の印字処理を示したフローチャートで、まずステップS400で初期化処理を行なう。初期化処理は印字バッファのクリア等の処理を行なう。次にステップS401へ進み、エミュレーション選択処理を行なう。この選択処理の詳細は図35に示す。ステップS401の選択処理によりエミュレーション1~3のうちのいずれかが選択され、実行に移される。ステップS402~S404の3つのエミュレーションのうちの1つのエミュレーションが行なわれる。各エミュレーションは、一連の動作が各エミュレーション内で完結する様に動くため、エミュレーション切替えコマンドが実行されると各エミュレーションが終了して、エミュレーション選択処理ステップS401へ進む。以上くり返し実行する。

【0090】図35は図34のステップS401の詳細を示したフローチャートで、まず、ステップS410で図26に示すエミュレーションフラグEMFLAGにセットされたエミュレーションNo.を取り出す。エミュレーションフラグEMFLAGは、図26に示してあり、B0~B1にエミュレーションNo.がセットされている。次にステップS411へ進み、エミュレーションフラグEMFLAGのエミュレーションNo.に対応したエミュレーション選択テーブルから、対応したエミュレーションコントロールテーブルを選択する。選択されたエミュレーションコントロールテーブルから、エミュレーションプログラムのポインタを取り出す。次にステップS412へ進み、ステップS411で取り出したプログラムアドレスの先へ分岐し、各エミュレーションプログラムの実行に移る。以上の処理により、エミュレーションの選択処理が実行され、エミュレーションが選択される。

【0091】図36は、図34のステップS402~S404に示したエミュレーションを詳細に説明するフローチャートで、各エミュレーションで共通な部分を示している。まず、ステップS420で初期化処理を実行する。初期化処理は各エミュレーションに必要なデータエリアの初期化等を実行する。次にステップS421へ進み、送られてきた印字コマンド、印字データから印字コマンドの受け取りを行なう。印字データは、本体から送られたデータが一度受信バッファに保存され、受信バッファからデータの取り出しを行なう。受信データがない場合には、受信データ待ちとなる。次にステップS422へ進み、エミュレーション切替えコマンドかどうかのチェックを行なう。エミュレーション切替えコマンドならば、ステップS423へ進み、エミュレーション切替え処理を実行する。エミュレーション切替え処理は、図37に詳細のフローチャートを示す。次に戻りとなる。エミュレーション切替えコマンドでない場合、ステップS424へ進み、国設定コマンドかどうかをチェックす

る。国設定コマンドならば、ステップS425へ進み、国設定処理を実行する。国設定処理は、図38に詳細のフローチャートを示す。実行後コマンド受け取りへ戻る。国設定コマンドでない場合、他のコマンドの処理となる。次に、バッファクリアコマンドかどうかのチェックを行なう。バッファクリアコマンドの場合、ステップS427へ進み、バッファクリア処理を実行する。バッファクリア処理実行後、コマンド受け取り処理へ戻る。バッファクリアコマンドでない場合、文字品位設定コマンドかどうかをチェックする。文字品位設定コマンドであれば、ステップS429へ進み、文字品位設定処理を実行する。次にコマンド受け取り処理へ戻る。これら以外のコマンドの場合、他のコマンドの処理となる。他のコマンドの処理についての説明は省略するが、一般に用いられるエミュレーションコマンドが実行出来る。各コマンド実行後ステップS421へ進み、以上の処理をくり返し実行する。

【0092】以上の処理によりエミュレーション処理中で、エミュレーション切替えコマンドと国設定コマンドの処理が実行出来る。

【0093】図37は、エミュレーション切替え処理の詳細を示した図で、切替えコマンドが受け取られた時、実行される。まずステップS430で切替えエミュレーションNo.を決める。切替えエミュレーションNo.は、切替えコマンドに付加して受け取られる。次にステップS431で受け取ったエミュレーションNo.からエミュレーションコントロールテーブルを決定する。次に切替えコマンドが、初期化付コマンドかどうかをチェックする。ステップS432切替えコマンドには、2種類のコマンドがあり、1つは初期化コマンド付きの場合と、初期化コマンドなしの場合となる。初期化コマンドならば、ステップS433へ進み、初期情報をエミュレーション情報エリアにコピーする。次にステップS434へ進み初期化コマンドでなければ、ステップS434へ進む。次にステップS434でエミュレーションフラグEMFLAGに切替えたエミュレーションNo.をB0~B1ビットにセットする。次に戻りとなる。

【0094】以上の処理により、エミュレーション切替え処理が実行され、エミュレーション切替えの準備が行なえる。

【0095】図38は、国設定処理の詳細を示した図で、国設定コマンドが受け取られた時に実行される。まず、ステップS440で国フラグCNTFLAGに国No.をセットする。次に戻りとなる。以上の処理により国設定の処理が実行され、国設定が行なえる。

【0096】図39は、バッファクリア処理の詳細を示した図で、バッファクリアコマンドが受け取られた時に実行される。まず、ステップS450でバッファのクリアを行なう。バッファは、印字バッファなど初期化の必要性のあるバッファ類を含む。以上の処理によりバッファ

ァクリアの処理が行なえる。

【0097】図40は、文字品位切替え処理の詳細を示した図で、文字品位切替えコマンドが受け取られた時に実行される。まず、ステップS460で、エミュレーションフラグEMFLAGにセットされたエミュレーションNo.を取り出す。次に、このエミュレーションNo.から、エミュレーション選択テーブルに登録されたエミュレーションコントロールテーブルのアドレスを決定する。次にステップS461で、ステップS460で決定されたコントロールテーブル中の情報ポイントに登録されたアドレスを取り出す。このアドレスの指す先にエミュレーション情報があり、このエミュレーション情報は、RAM#2の内に保持されている。次にステップS462へ進み、高品位に設定するかどうかをチェックする。これはコマンドに、高品位かドラフトであるかどうかを示す値によって行なわれ、高品位が指定された場合、ステップS463へ進み、エミュレーション情報のB0ビットを0とする。B0ビットが0とされた場合、高品位の指定となる。また高品位の指定でない場合、ステップS464へ進み、エミュレーション情報のB0ビットを1とする。B0ビットが1とされた場合、ドラフトの指定となる。図30にエミュレーション情報の例を示す。次に戻りとなる。以上の処理により、文字品位切替えコマンドの実行処理が行なわれ、以後このエミュレーション情報のB0ビットをもとに品位の選択が行なわれ、印字が実行される。

【0098】以上説明した様に、コマンドにより、プリンタのエミュレーション選択処理が行なわれ、エミュレーションの切替えが可能となる。また、国設定コマンドにより、国設定処理が可能となる。またバッファクリアコマンドにより、バッファクリア処理が可能となる。また、文字品位コマンドにより、文字品位切替え処理が可能となる。

【0099】〔実施例2〕本実施例ではプリンタ側にプリンタバッファを有し、ホスト側からのコマンドによりプリンタ側のバッファをクリアしたがプリンタバッファをホスト側に有し、本体側のバッファをクリアするようにしてもよい。

【0100】〔実施例3〕本実施例ではソフトリセット時にプリンタバッファをクリアコマンドを送信し、プリンタバッファをクリアしているが、さらに加えてプリンタイニシャルコマンドを送ってプリンタをイニシャライズするようにしてもよい。

【0101】

【発明の効果】以上説明したように、ホスト側のソフトリセット実行時に、プリンタへバッファクリアコマンドを送信することにより、プリンタのバッファをクリアし、プリンタの不要な印字、不要な動作を防ぐ効果がある。

【図面の簡単な説明】

【図1】本発明を実施したパソコンを示す斜視図。

【図2】Host-Printer間概略ブロック図。

【図3】プリンタブロック図。

【図4】記録ヘッド及びヘッドドライバの電氣的構成図。

【図5】ヘッド駆動のタイミングチャート図。

【図6】キャリッジモーター及びドライバの構成図。

【図7】前記モーターの駆動タイミングを示す図。

【図8】プリンタコントローラ構成図。

【図9】プリンタI/Oレジスタを示す図。

【図10】プリンタのRAMのアドレスマップを示す図。

【図11】ホスト-プリンタ間のI/Oレジスタを示す図。

【図12】プリンタ内部ユニットの斜視図。

【図13】ホストのRAMのメモリマップを示す図。

【図14】各I/Oのアドレスマップ。

【図15】割り込みベクタの内容を示した図。

【図16】割り込みベクタの内容を示した図。

【図17】電源投入時のフローチャートを示す図。

【図18】POSTのフローチャートを示す図。

【図19】キーボード割り込み処理のフローチャートを示す図。

【図20】キーコード取得処理のフローチャートを示す図。

【図21】コマンド解析処理のフローチャートを示す図。

【図22】ホストの国切替処理のフローチャートを示す図。

【図23】プリンタ国切替処理のフローチャートを示す図。

【図24】プリンタ国切替処理のフローチャートを示す図。

【図25】プリンタ内のRAMの詳細を示した図。

【図26】エミュレーションデータの詳細を示した図。

【図27】エミュレーション情報の具体例を示した図。

【図28】エミュレーション実行のためのテーブルを示した図。

【図29】エミュレーション実行のためのテーブルの構成を示した図。

【図30】エミュレーション初期情報の初期値を示した図。

【図31】プリンタユニットの初期化制御を示すフローチャートを示した図。

【図32】キャリッジ初期化の詳細を示すフローチャートを示した図。

【図33】キャッピングの詳細フローを示した図。

【図34】印字処理を示すフローチャートを示した図。

【図35】エミュレーション選択処理のフローチャートを示す図。

【図 3 6】エミュレーションの詳細を示すフローチャートを示す図。

【図 3 7】エミュレーション切替処理の詳細を示すフローチャートを示す図。

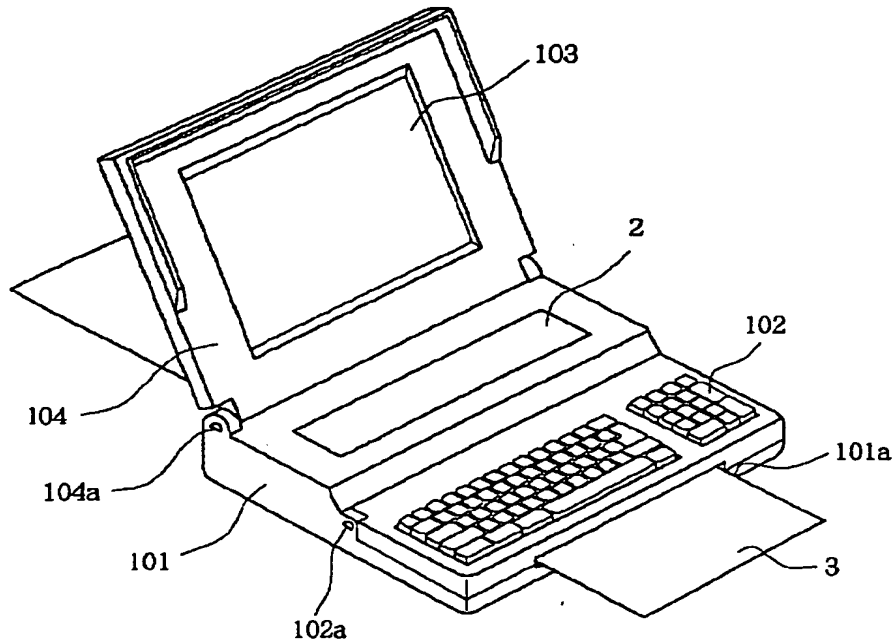
【図 3 8】国設定処理の詳細を示すフローチャートを示す図。

す図。

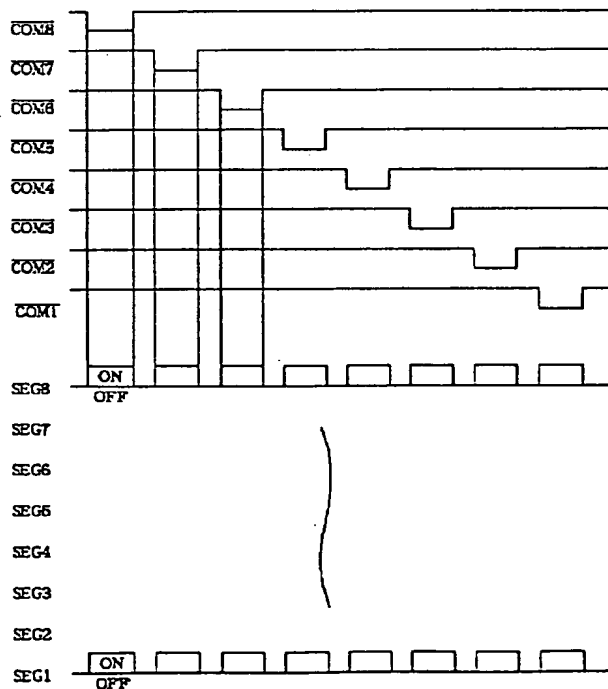
【図 3 9】バッファクリア処理の詳細を示すフローを示す図。

【図 4 0】文字品位切替処理の詳細を示すフローを示す図。

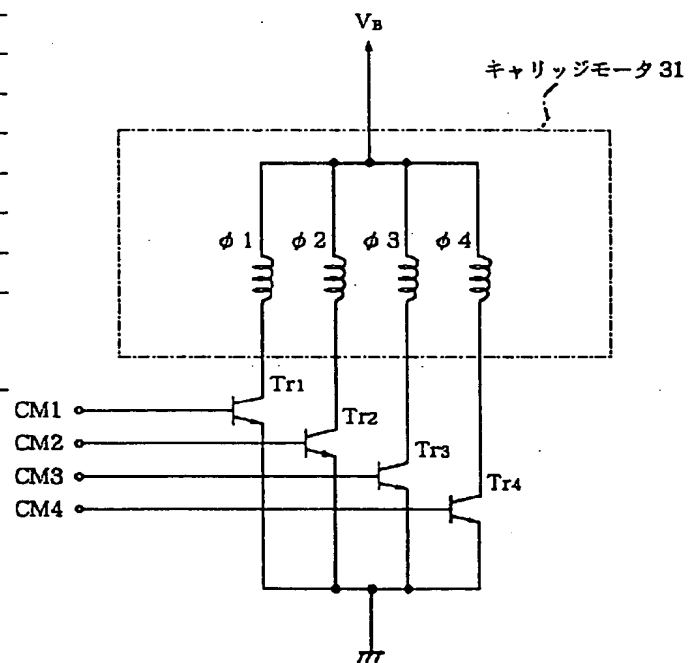
【図 1】



【図 5】

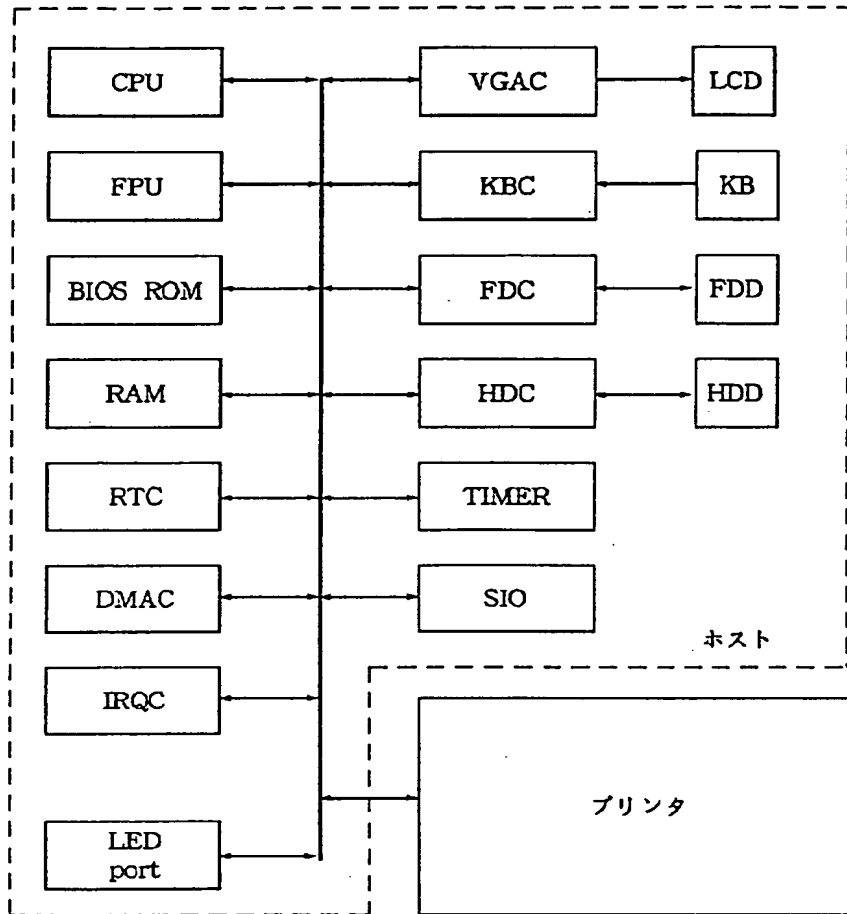


【図 6】

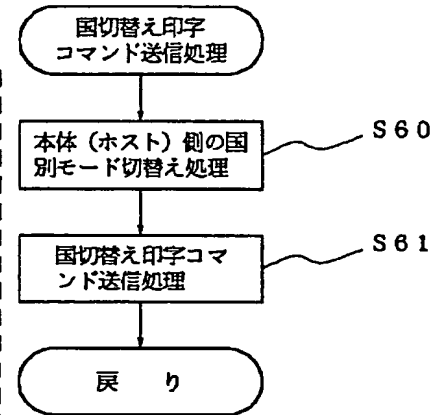


【図 2】

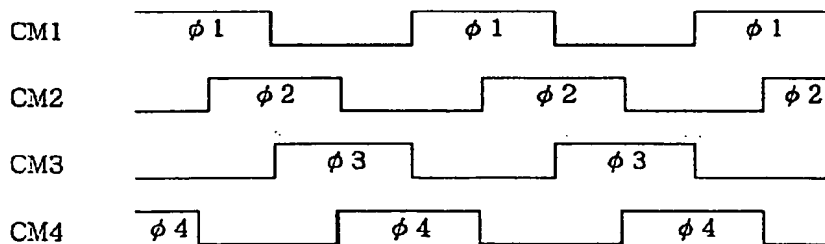
Host - Printer 概略ブロック図



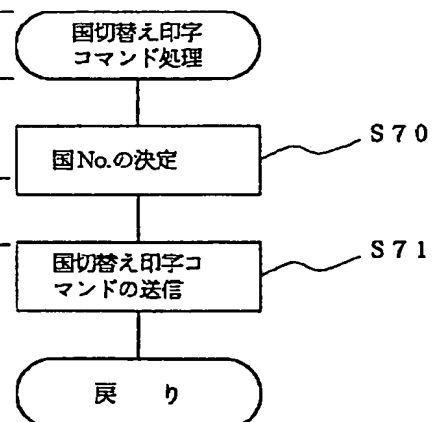
【図 2 2】



【図 7】

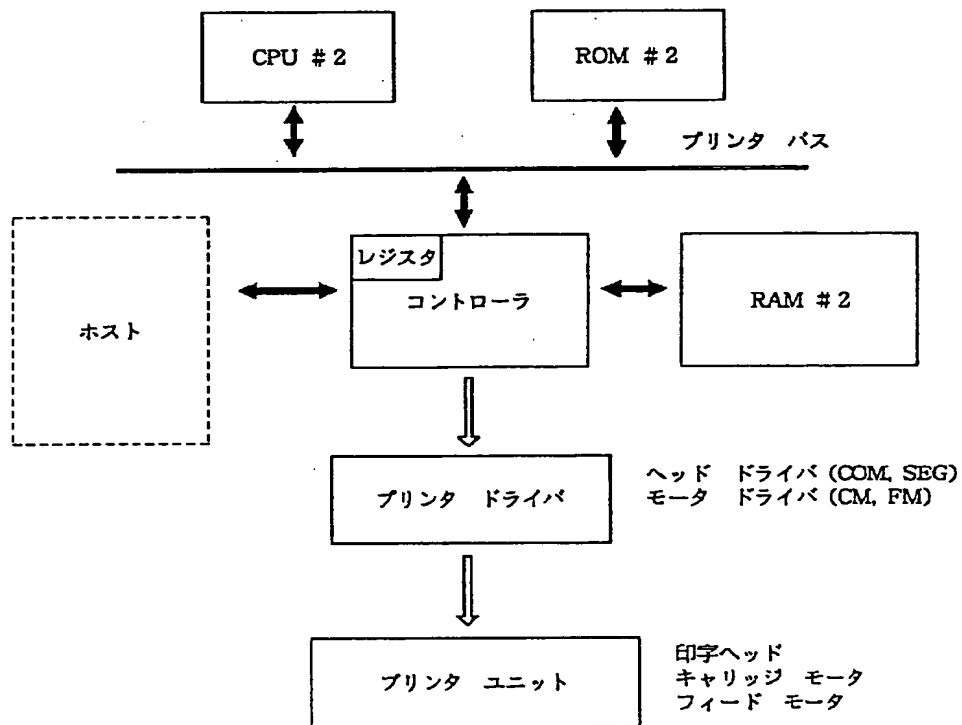


【図 2 3】

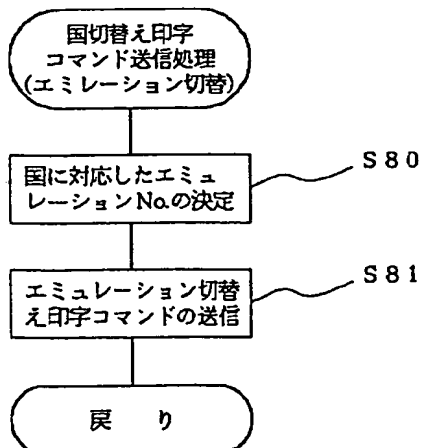


【図3】

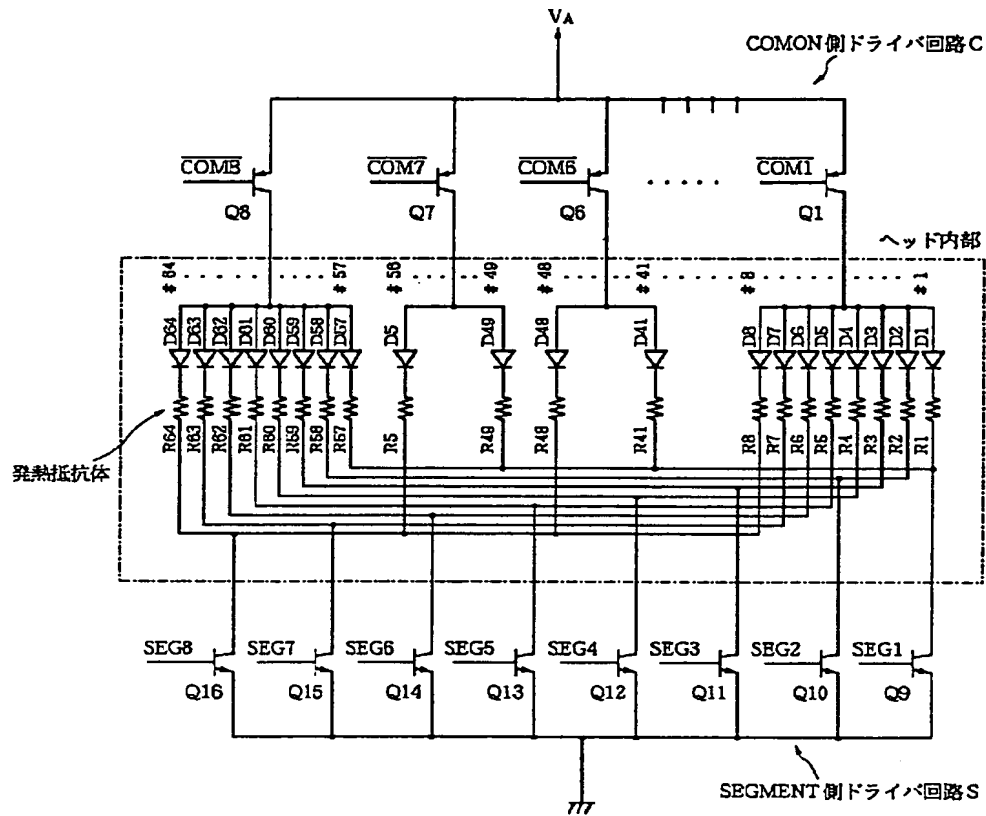
プリンタ ブロック図



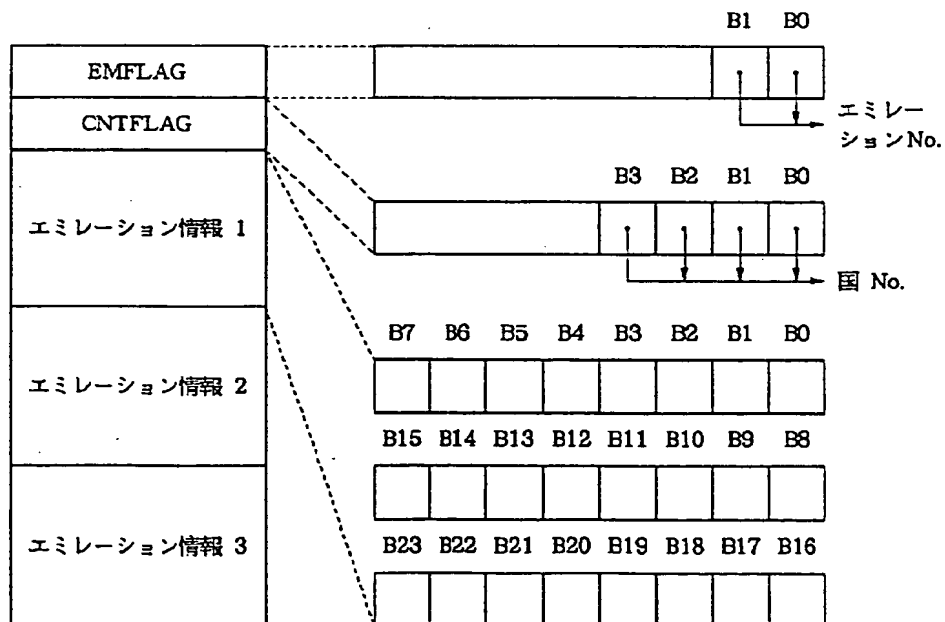
【図24】



【図 4】

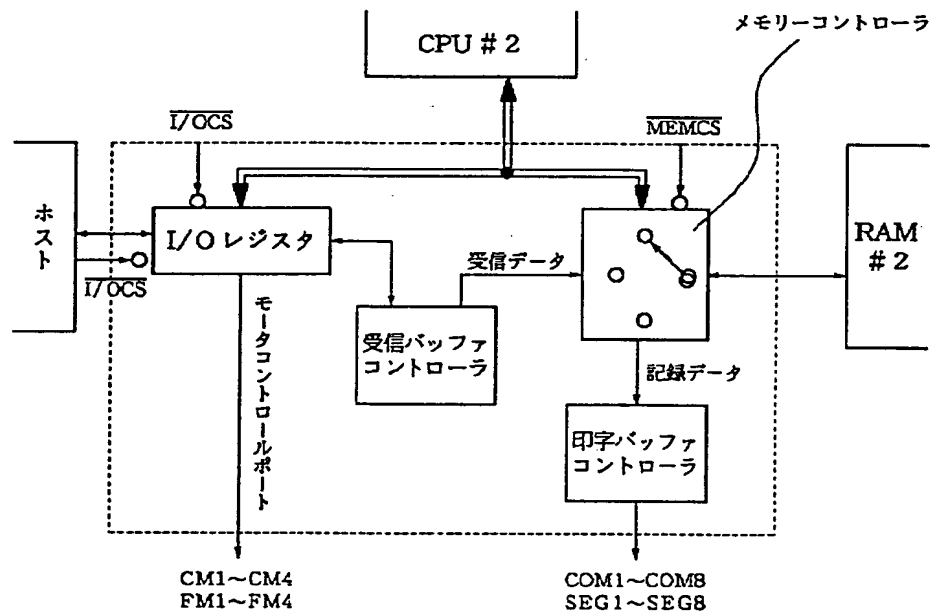


【図 2 6】



【図 8】

プリンタ コントローラ構成図

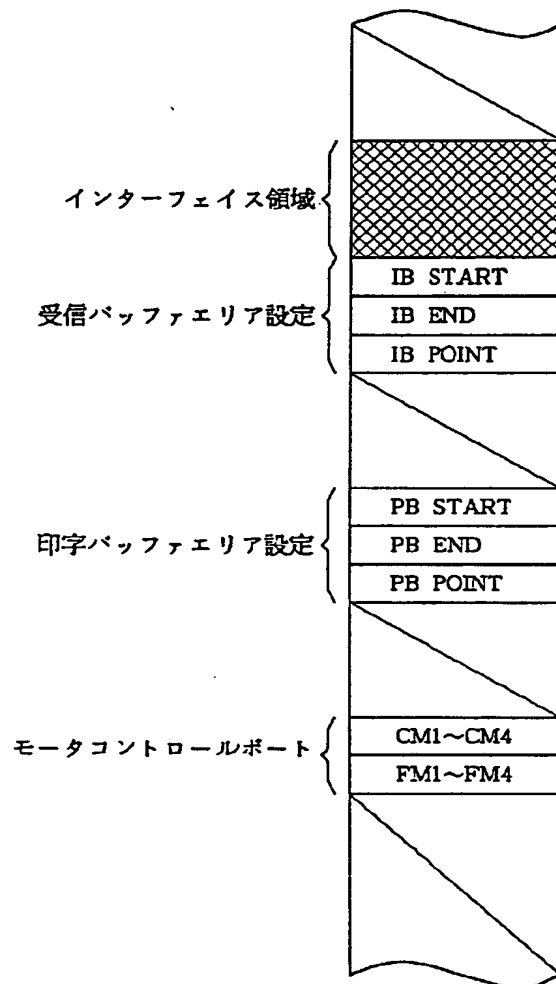


【図 16】

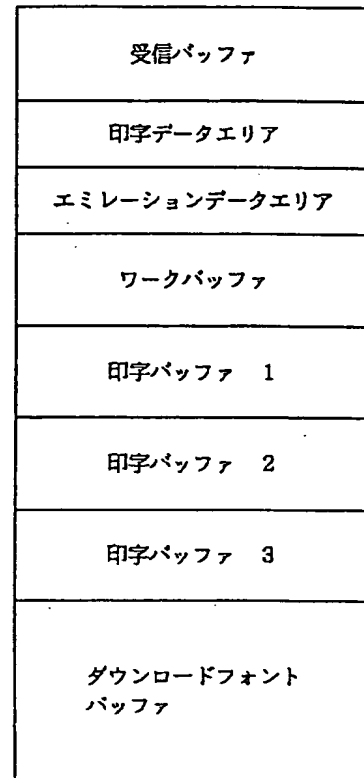
割り込み番号	用	途
20H~32H	OS	ファンクションコール
33H		マウスドライバ
34H~3FH	OS	リザーブ
40H~5FH	BIOS	用にリザーブ
60H~66H		ユーザプログラム割り込み用
67H		EMS ドライバ
68H~6FH		リザーブ
70H	IRQ8	リアルタイムクロック割り込み (スレーブ)
71H	IRQ9	INT OAH にダイレクト (スレーブ)
72H	IRQ10	リザーブ (スレーブ)
73H	IRQ11	リザーブ (スレーブ)
74H	IRQ12	リザーブ (スレーブ)
75H	IRQ13	数値演算プロセッサ割り込み (スレーブ)
76H	IRQ14	ハードディスク割り込み (スレーブ)
77H	IRQ15	リザーブ (スレーブ)
78H~FOH		リザーブ
F1H~FFH		リザーブ

【図 9】

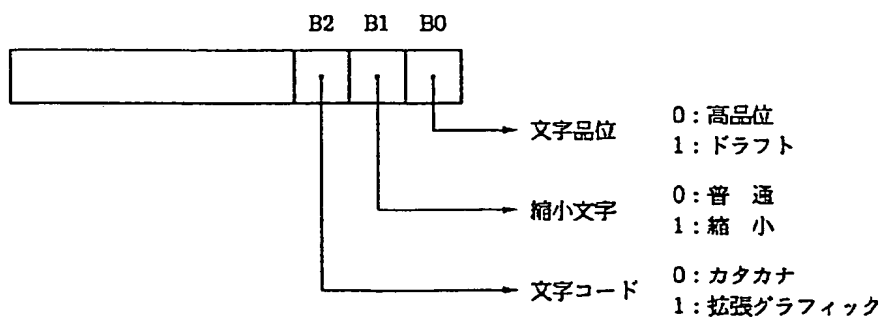
プリンタ I/O レジスタ



【図 25】

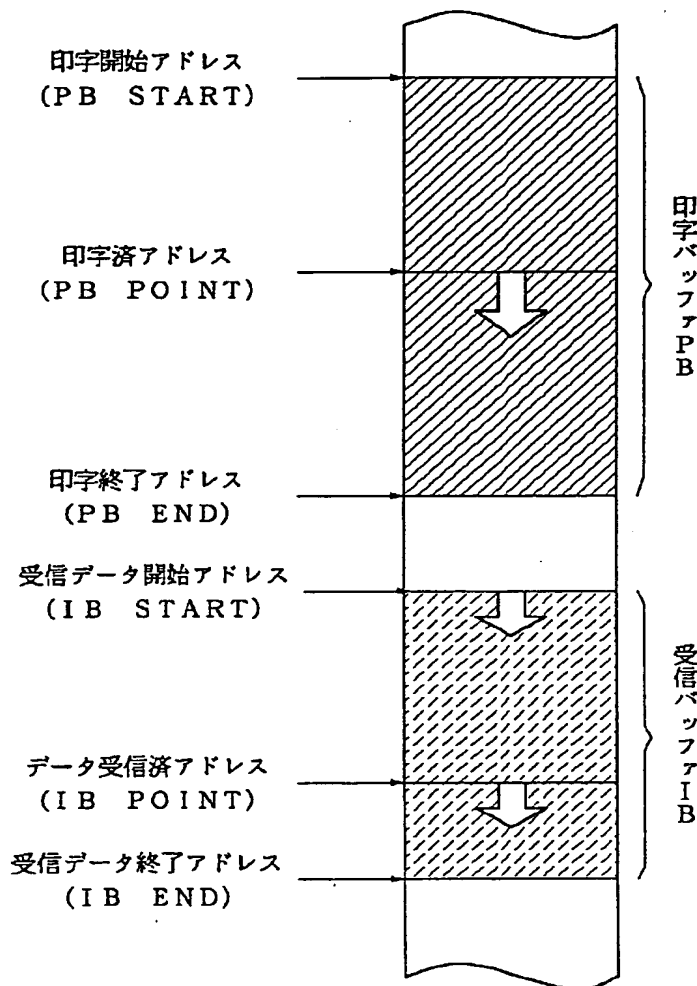


【図 27】

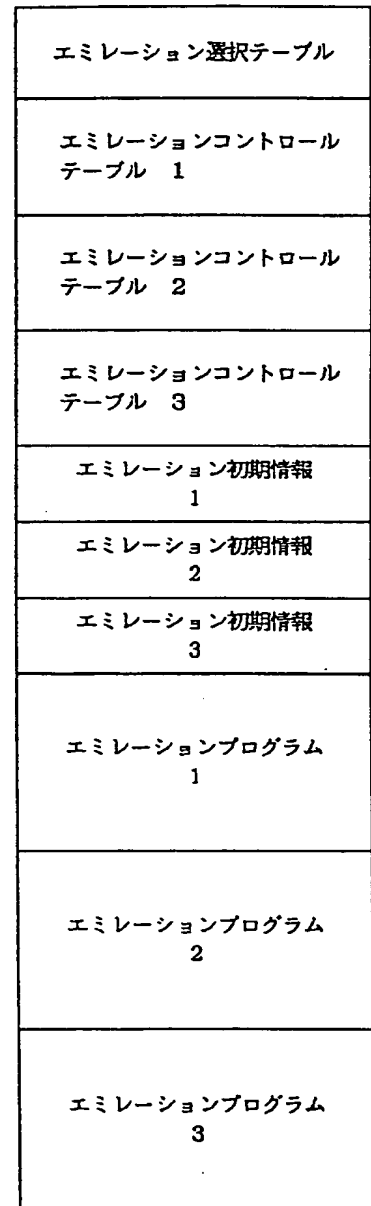


【図10】

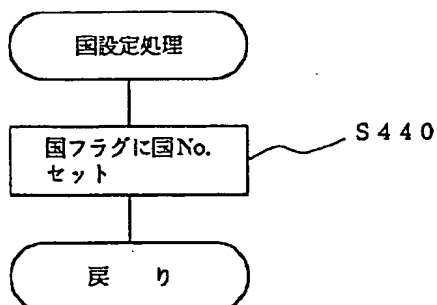
RAM #2 アドレスマップ



【図28】

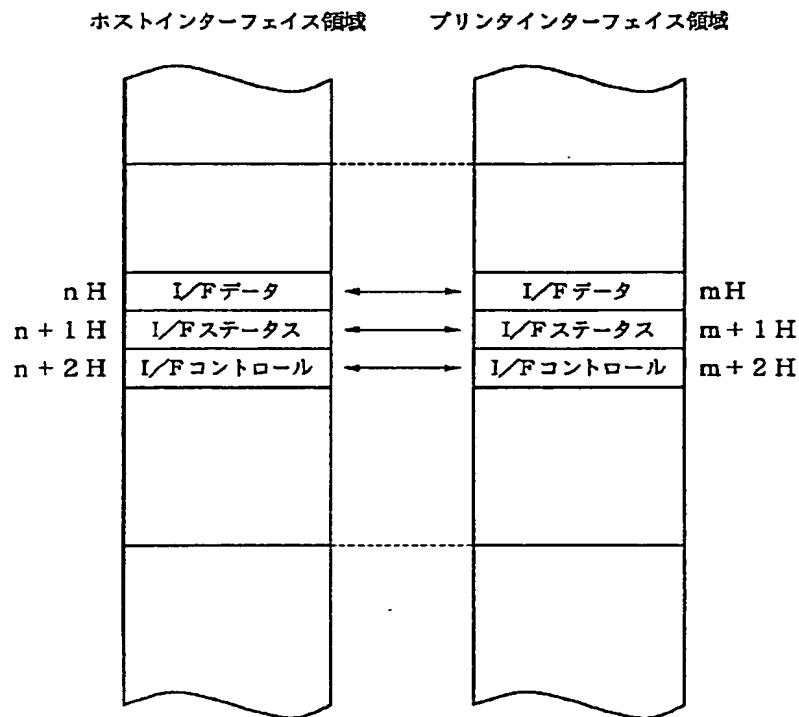


【図38】

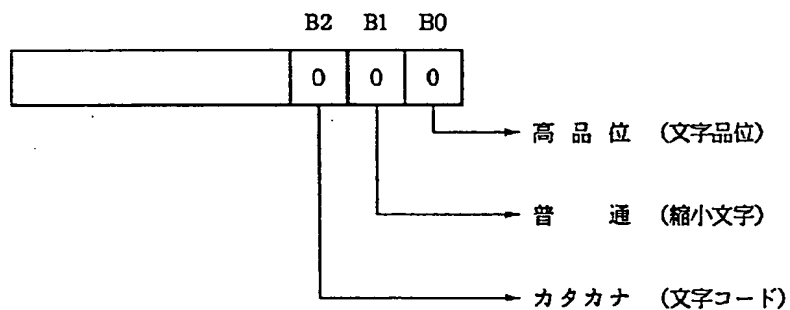


【図 1 1】

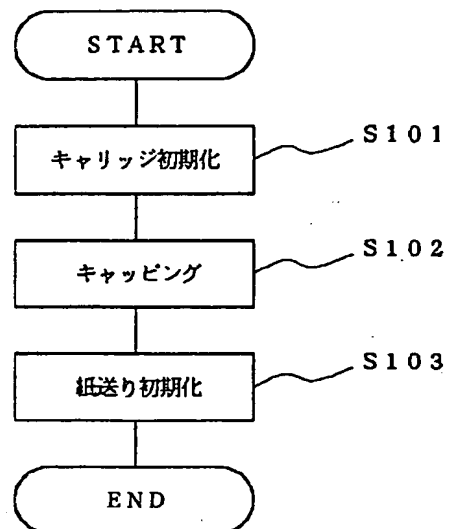
Host - Printer間のI/Oレジスタ



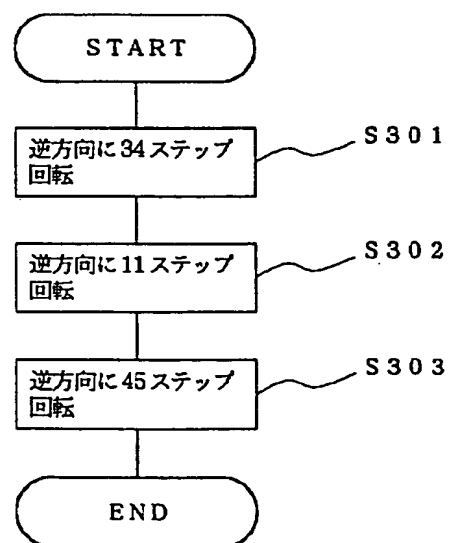
【図 3 0】



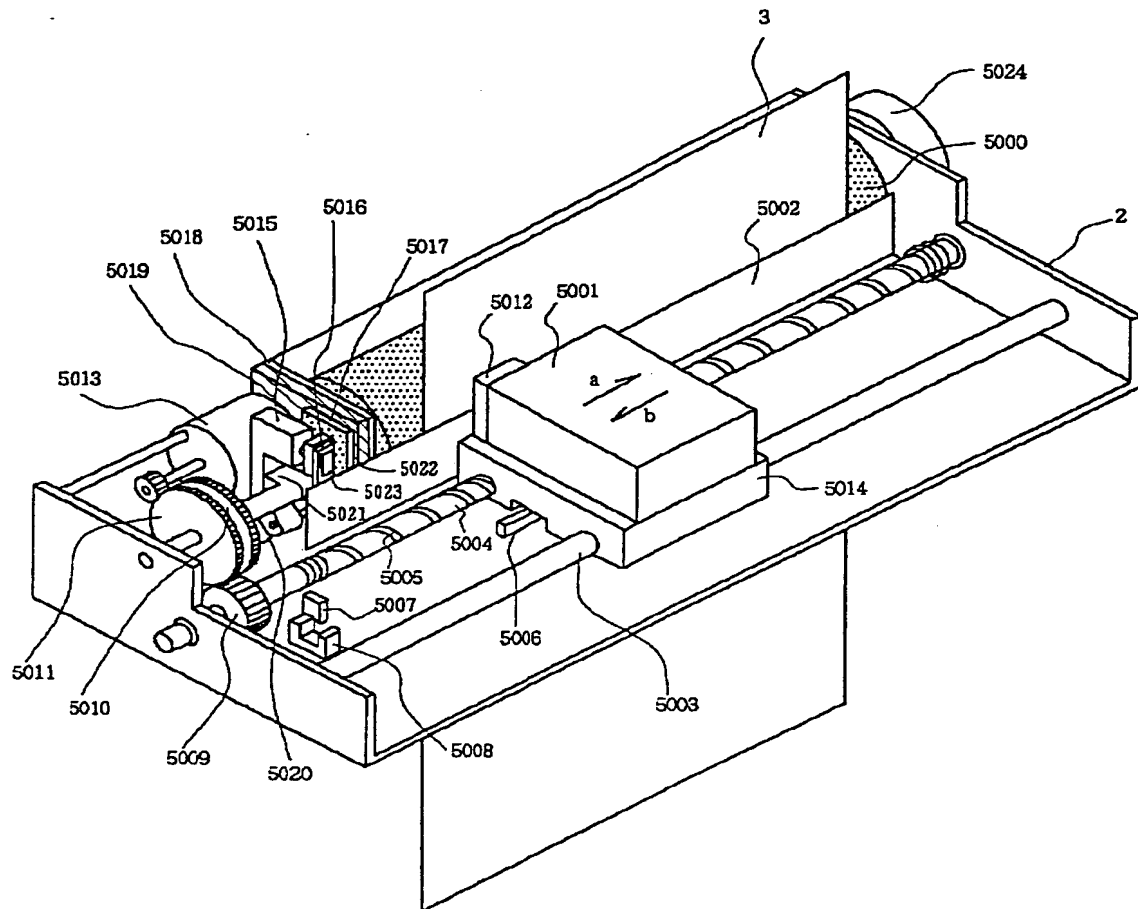
【図 3 1】



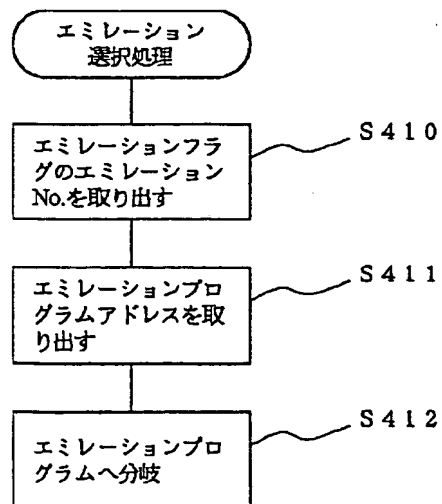
【図 3 3】



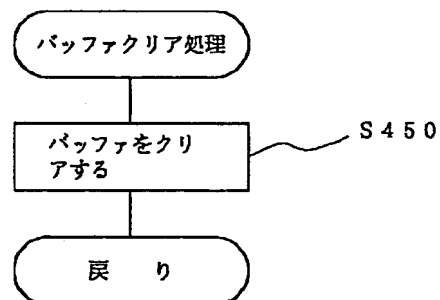
【図 12】



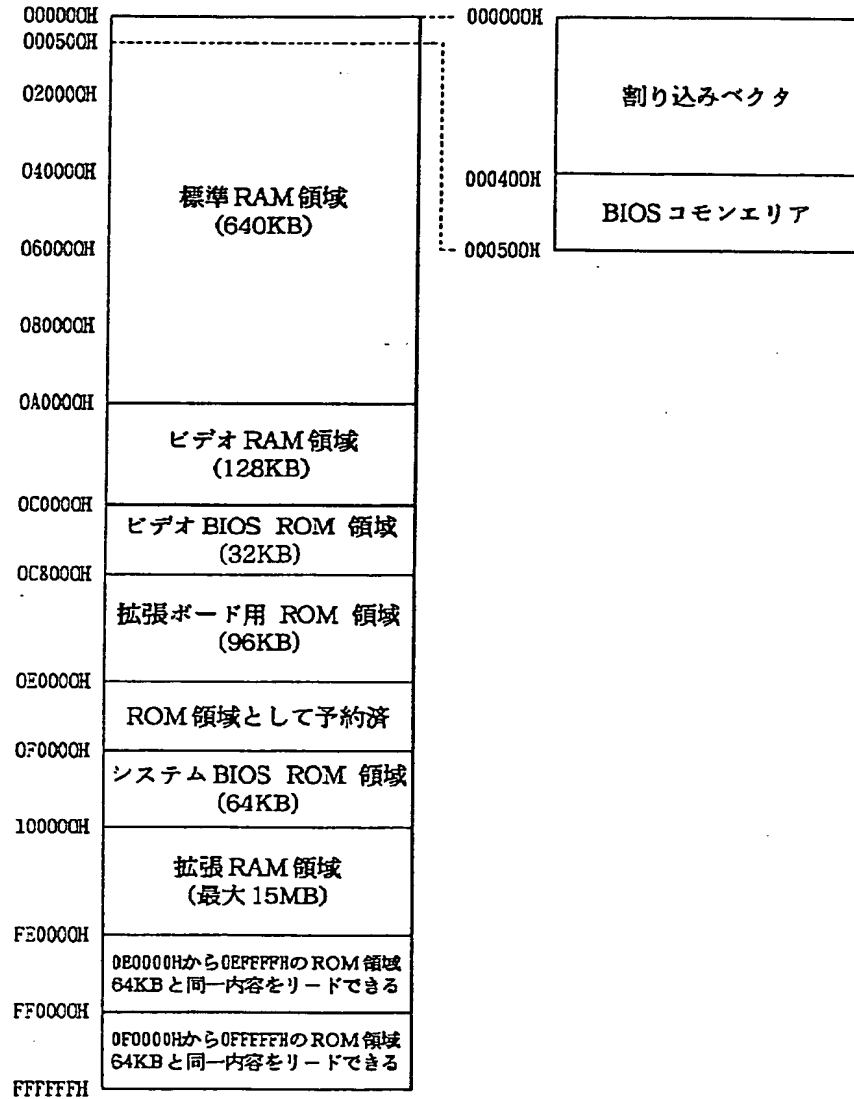
【図 35】



【図 39】



【図 1 3】



【図 14】

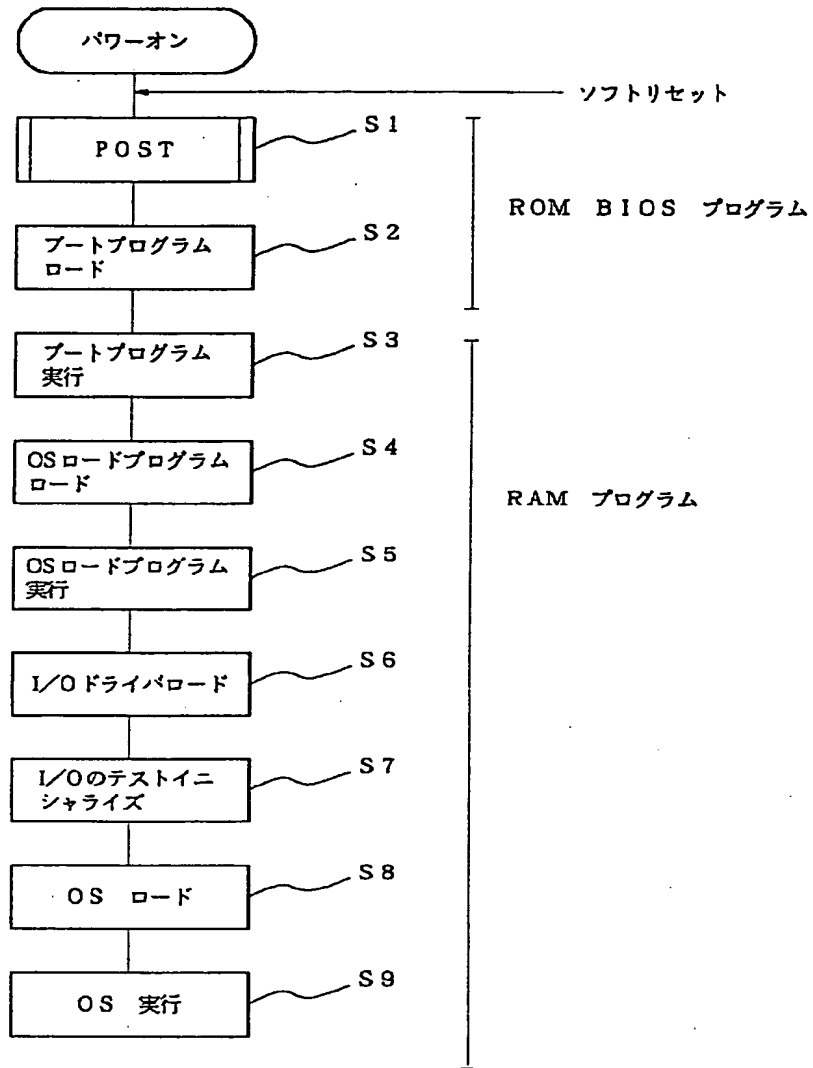
システムボード専用

アドレス	デバイス		
0000H-001FH	DMA コントローラ 1 (8237)		
0020H-0021H	割込みコントローラ 1 (8259A)	[注] これらのデバイスは、実際のアドレス・デコードにおいてそれぞれ右記のアドレス範囲を占有します。	0020H-003FH
0040H-0043H	システムタイマ (8254)		0040H-005FH
0060H-0064H	キーボード (8042)		0060H-006FH
0070H-0071H	リアルタイムクロック、NMI マスク		0070H-007FH
0080H-008FH	DMA バンクレジスタ		0080H-009FH
00A0H-00A1H	割込みコントローラ 2 (8259A)		00A0H-00BFH
00C0H-00DFH	DMA コントローラ 2 (8237)		
00F0H-00FFH	数値演算プロセッサ		
01F0H-01FFH	ハードディスクコントローラ		
0200H-0207H	ゲーム I/O		
0278H-027FH	パラレルセントロニクス (プリンタポート 3) (ホスト側のインターフェース領域)		
02F8H-02FFH	RS - 232C ポート 2		
0300H-031FH	リザーブ		
0360H-036FH	リザーブ		
0370H-0377H	リザーブ		
0378H-037FH	パラレルセントロニクス (プリンタポート 2) (ホスト側のインターフェース領域)		
0380H-03AFH	リザーブ		
03B0H-03BBH	ビデオコントローラ		
03BCH-03BFH	パラレルセントロニクス (プリンタポート 1) (ホスト側のインターフェース領域)		
03C0H-03DFH	ビデオコントローラ		
03E0H-03EFH	リザーブ		
03F0H-03F7H	フロッピーディスクコントローラ		
03F8H-03FFH	RS - 232C ポート 1		

【図15】

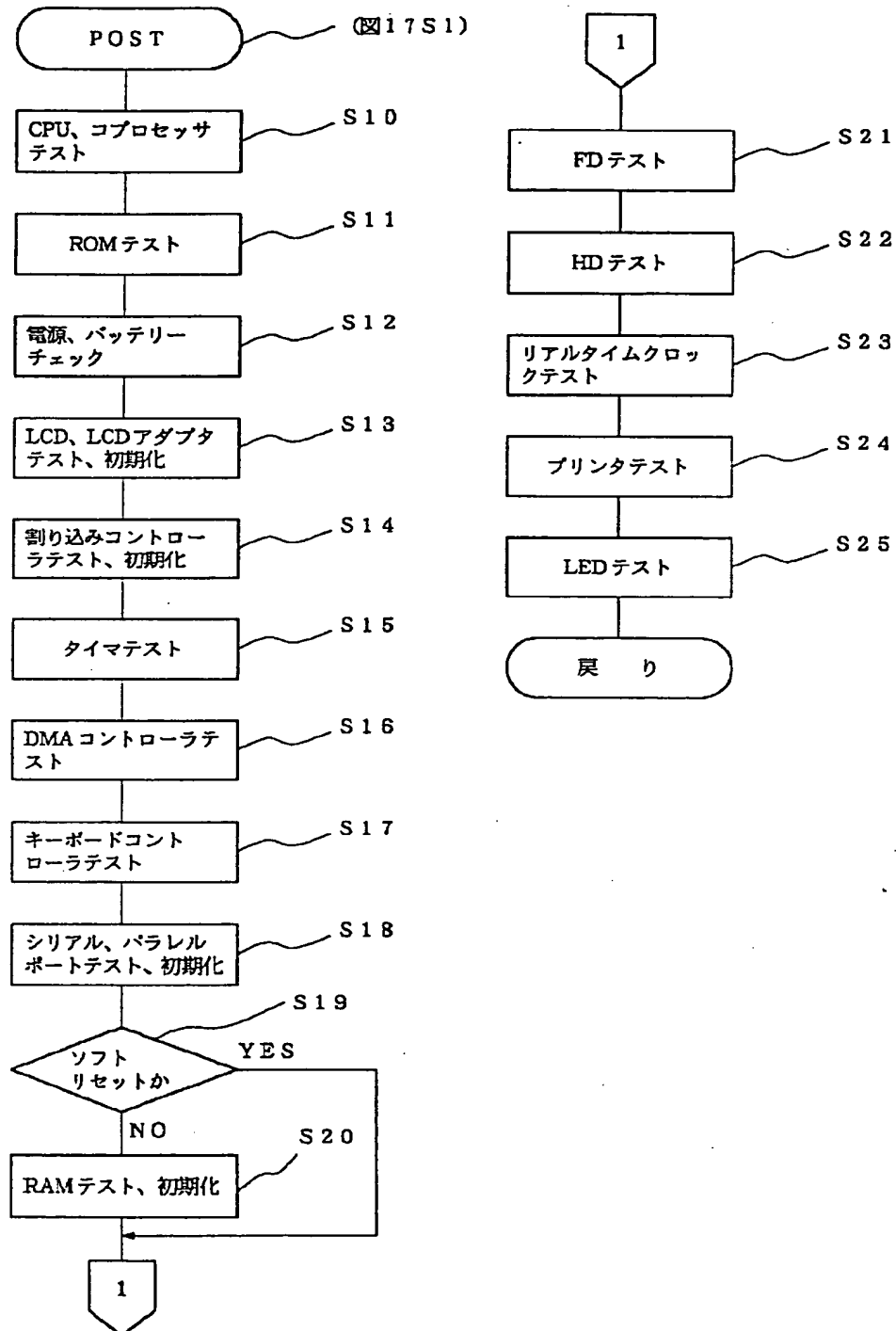
割り込み番号	用 途
00H	除算エラー
01H	シングルステップ
02H	NMI
03H	ブレークポイント
04H	オーバーフロー
05H	プリントスクリーン (画面ハードコピー)
06H	リザーブ
07H	リザーブ
08H	IRQ0 タイマ割り込み (マスタ)
09H	IRQ1 キーボードハードウェア割り込み (マスタ)
0AH	IRQ2 割り込みコントローラ2のカスケード接続 (マスタ)
0BH	IRQ3 シリアルポート2割り込み (マスタ)
0CH	IRQ4 シリアルポート1割り込み (マスタ)
0DH	IRQ5 パラレルポート3割り込み (マスタ)
0EH	IRQ6 ディスクコントローラ割り込み (マスタ)
0FH	IRQ7 パラレルポート1および2割り込み (マスタ)
10H	ビデオ BIOS コール
11H	機器構成情報参照
12H	メモリサイズ参照
13H	ディスク BIOS コール
14H	RS-232C BIOS コール
15H	その他システムサービス
16H	キーボード BIOS コール
17H	プリンタ BIOS コール
18H	リザーブ
19H	ブートストラップ
1AH	タイマサービス
1BH	キーボードブレーク
1CH	ユーザタイマ割り込み
1DH	ビデオパラメータ
1EH	フロッピーディスクパラメータ
1FH	グラフィックスキャラクタ

【図 17】

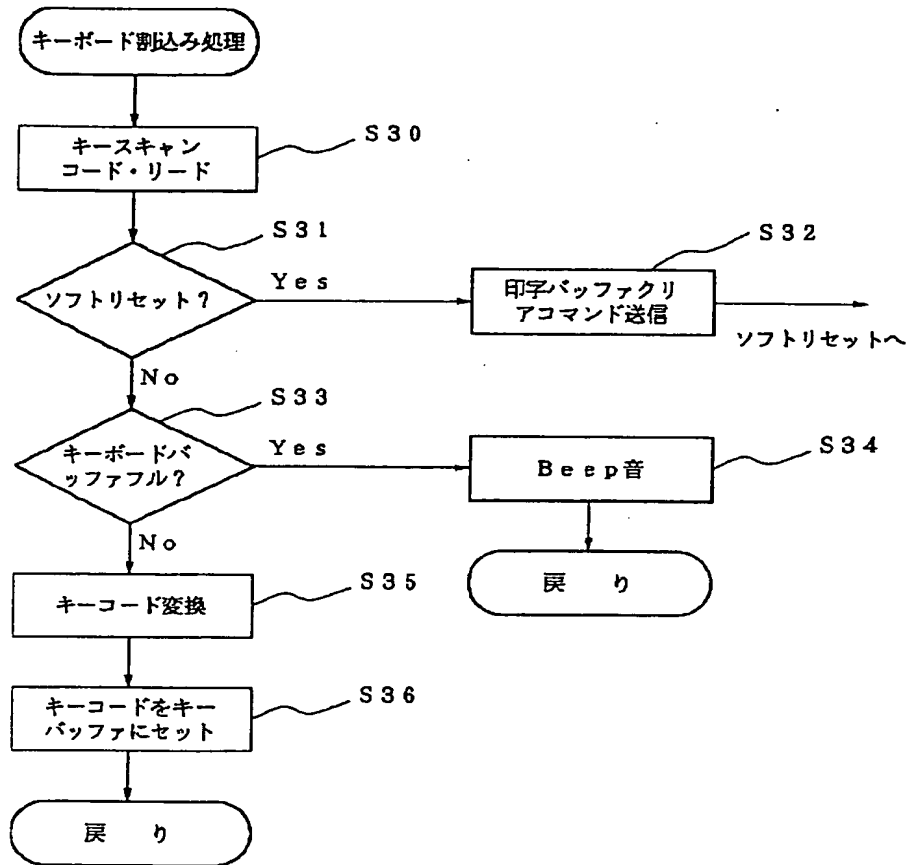


【図18】

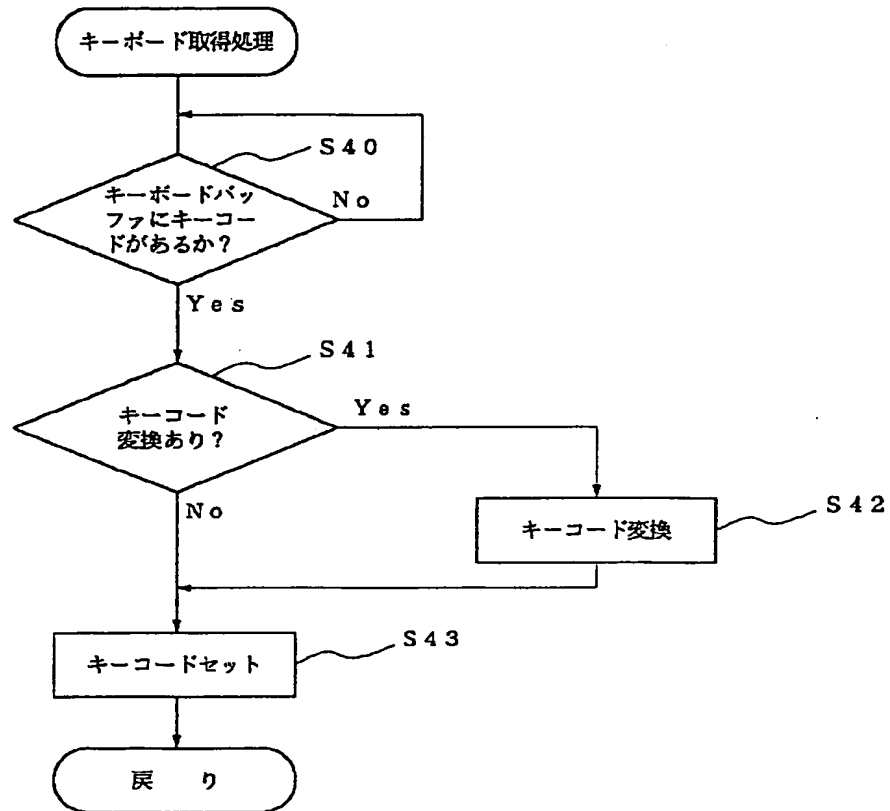
ホスト側CPUの処理



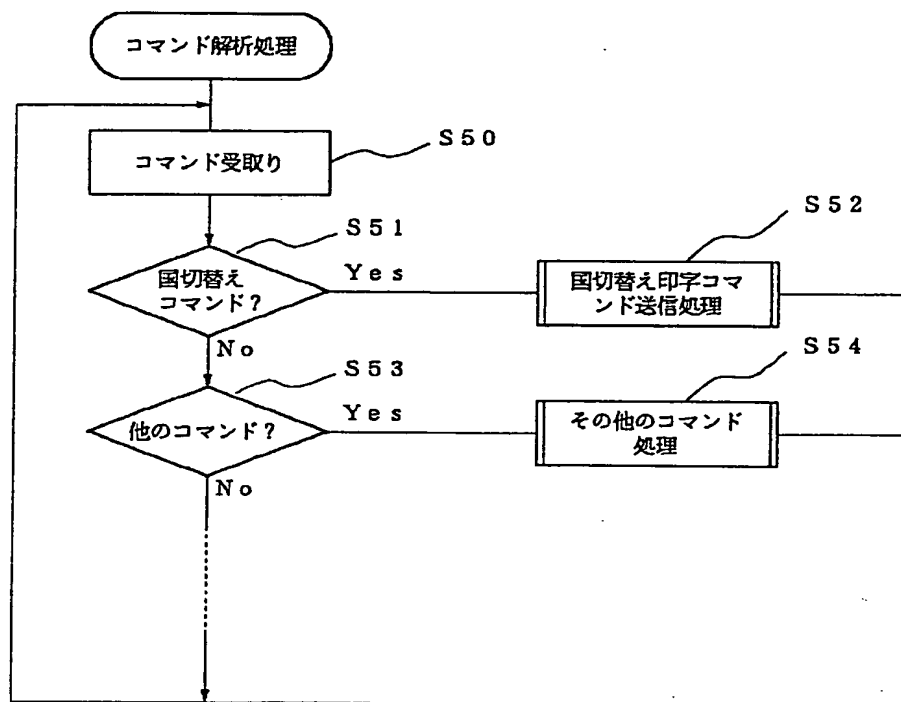
【図 19】



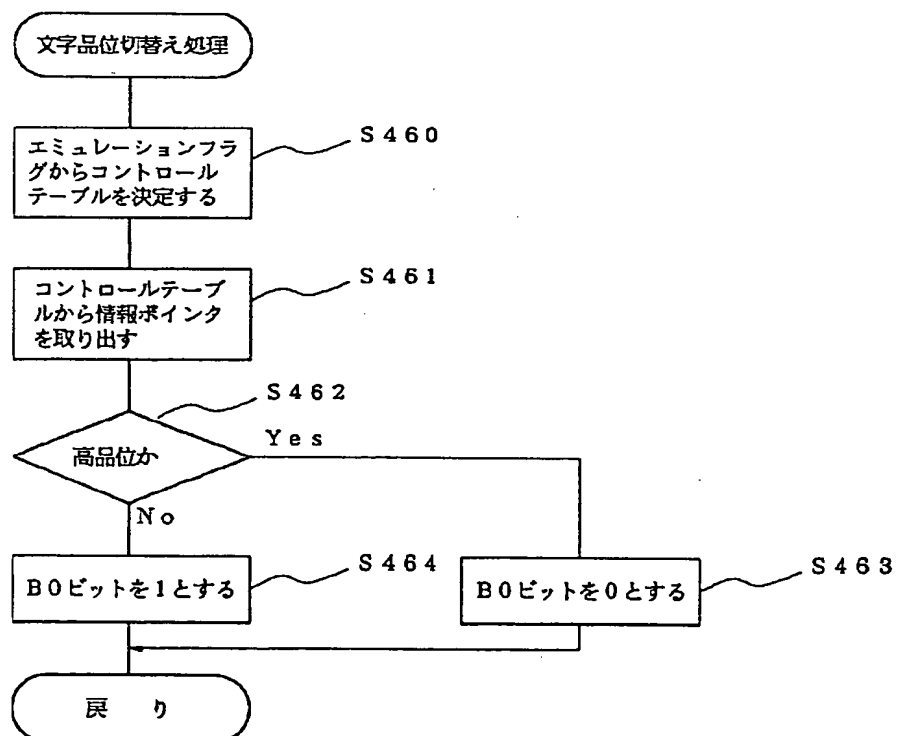
【図 20】



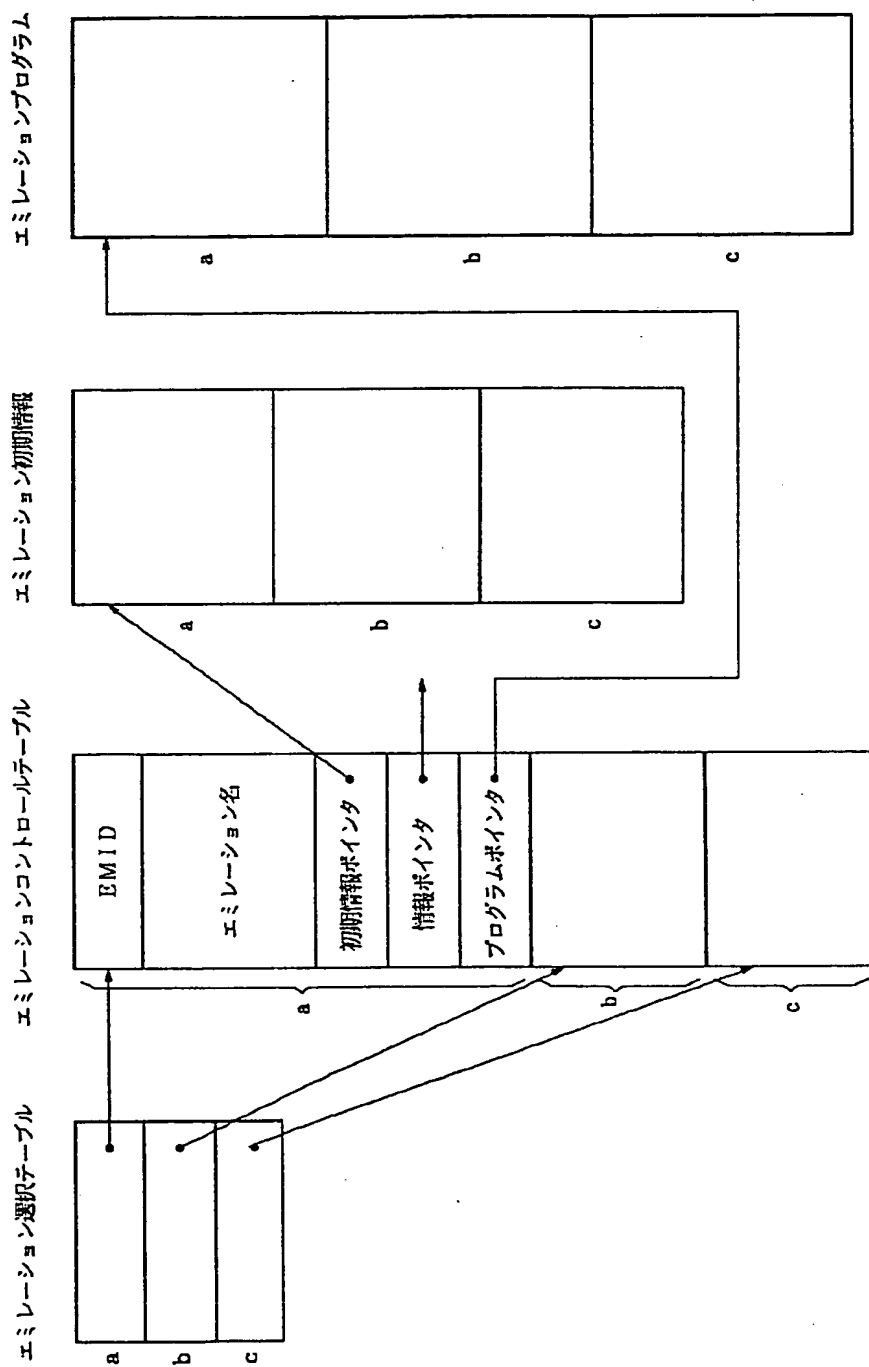
【図 21】



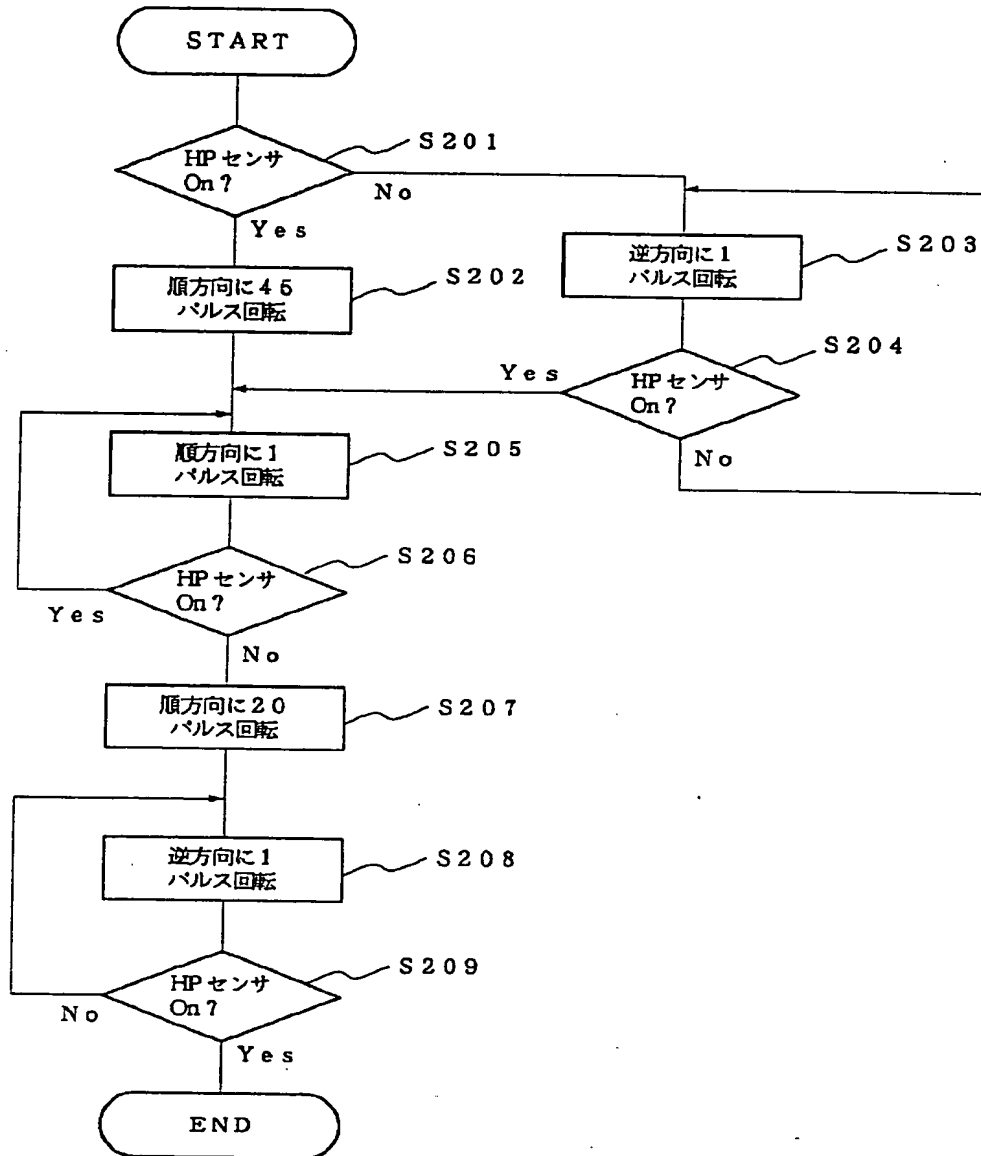
【図 40】



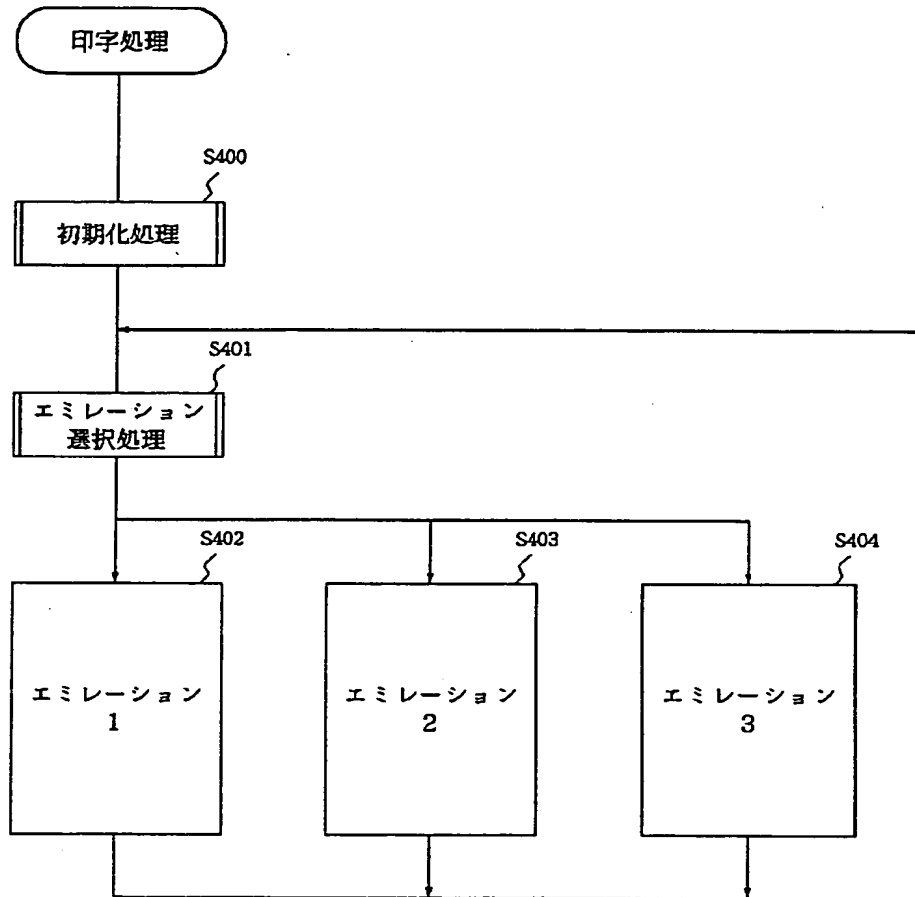
【図 29】



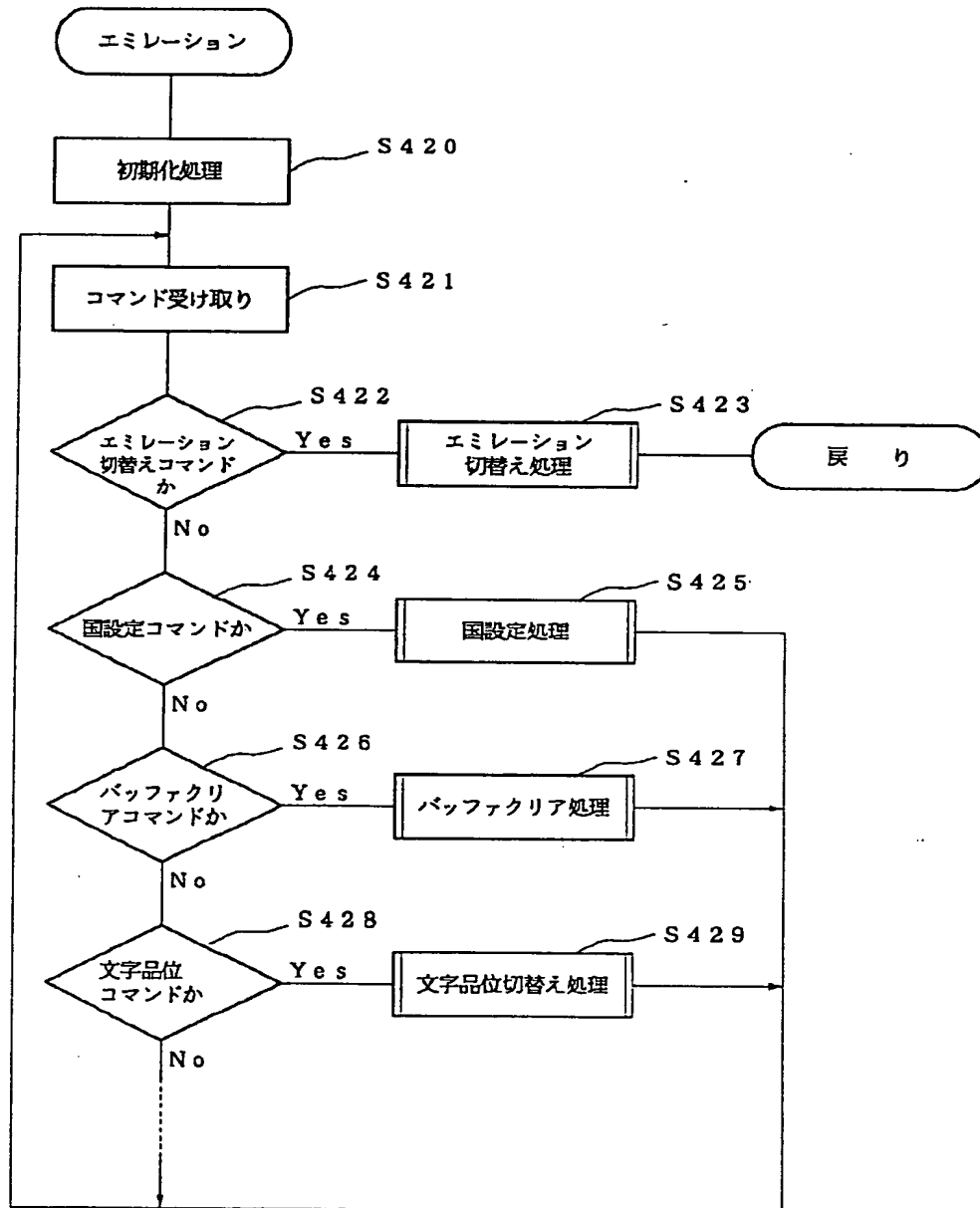
【図32】



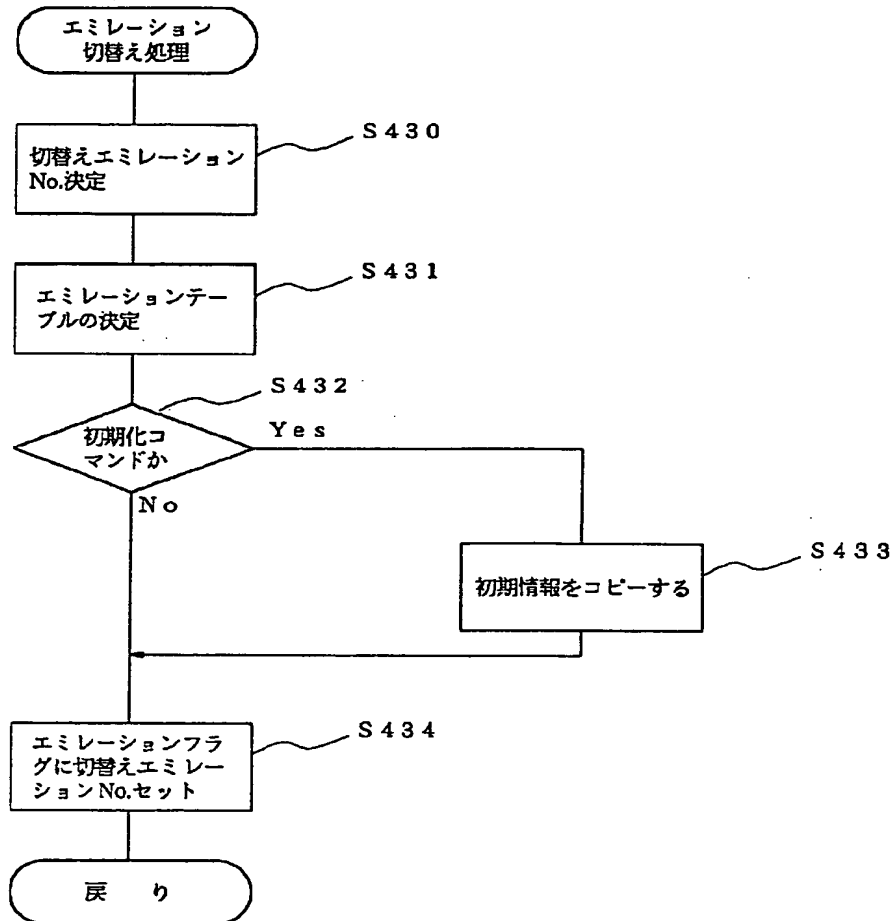
【図 3 4】



【図36】



【図 3 7】



フロントページの続き

(72)発明者 鈴木 尚久
 東京都大田区下丸子3丁目30番2号キャ
 ノン株式会社内
 (72)発明者 立山 二郎
 東京都大田区下丸子3丁目30番2号キャ
 ノン株式会社内

(72)発明者 西山 政希
 東京都大田区下丸子3丁目30番2号キャ
 ノン株式会社内
 (72)発明者 高瀬 進
 東京都大田区下丸子3丁目30番2号キャ
 ノン株式会社内